



دانشگاه صنعتی شاهرود

پردیس خوارزمی

گروه الکترونیک

پایان نامه کارشناسی ارشد

طراحی و ساخت یک تقویت کننده کم نویز پهن باند

صالح رحیمی شعرباف مقدس

استاد راهنما :

آقای دکتر ساسان ناصح

بهمن ماه ۱۳۹۴

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



پردیس خوارزمی
گروه الکترونیک

طراحی و ساخت یک تقویت کننده کم نویز پهن باند

صالح رحیمی شعرفاف مقدس

استاد راهنما :
آقای دکتر ساسان ناصح

پایان نامه ارشد جهت اخذ درجه کارشناسی ارشد

بهمن ماه ۱۳۹۴



دانشگاه شاهرود

مدیریت تحصیلات تکمیلی

فرم شماره (۶)

باسمه تعالی

شماره: ۱۸۹۴ / ۳

تاریخ: ۱۳۹۴ / ۱۲ / ۲۰

ویرایش:

فرم صورت جلسه دفاع از پایان نامه تحصیلی دوره کارشناسی ارشد

با تأییدات خداوند متعال و با استعانت از حضرت ولی عصر (عج) نتیجه ارزیابی جلسه دفاع از پایان نامه کارشناسی ارشد خانم / آقای صالح رحیمی شهرباف مقدس به شماره دانشجویی ۹۲۰۶۷۷۴ رشته الکترونیک گرایش الکترونیک تحت عنوان طراحی و ساخت یک تقویت کننده کم نویز پهن باند که در تاریخ ۱۳۹۴/۱۱/۲۰ با حضور هیأت محترم داوران در دانشگاه شاهرود برگزار گردید به شرح ذیل اعلام می گردد:

☐ مردود	☐ دفاع مجدد	☒ قبول (با درجه: بسیار خوب امتیاز ۱۸/۶۳)
--------------------------------	------------------------------------	--

۲- بسیار خوب (۱۸ - ۱۸/۹۹)

۱- عالی (۲۰ - ۱۹)

۴- قابل قبول (۱۴ - ۱۵/۹۹)

۳- خوب (۱۶ - ۱۷/۹۹)

۵- نمره کمتر از ۱۴ غیر قابل قبول

امضاء	مرتبه علمی	نام و نام خانوادگی	عضو هیأت داوران
	استادیار	ساسان ناصح	۱- استاد راهنما
	-----	-----	۲- استاد مشاور
	استادیار	علی عباس نژاد	۳- نماینده شورای تحصیلات تکمیلی
	استادیار	عماد ابراهیمی	۴- استاد ممتحن
	استادیار	جواد قالیبافان	۵- استاد ممتحن

امضاء

رئیس دانشکده مریضی زاهدی



این اثر ناچیز را به شهیدان راه علم و دانش

که در راه پیشرفت و سرافرازی ایران اسلامی از خود گذشتگی نمودند،

تقدیم می‌کنم.

تشکر و قدردانی:

خدای منّان را شکرگزارم که توانایی و توفیق به پایان رساندن مقطع کارشناسی ارشد را به من عطا کرد. در این راستا از حمایت‌ها و صبوری‌های پدر، مادر و همسر عزیزم نیز سپاس‌گزارم.

همچنین از استاد راهنمای دلسوز و زحمت‌کشم جناب آقای دکتر ناصح، به خاطر راهنمایی‌هایشان و همراهی و هدایت‌های مرحله به مرحله ایشان در انجام پایان‌نامه، تشکر می‌کنم.

از استاد گران‌قدر جناب آقای دکتر قالیبافان به خاطر کمک‌هایشان و وقت و امکاناتی که در انجام آزمایش‌ها در اختیار بنده گذاشتند، قدردانی می‌نمایم.

در پایان از همه اساتید، دانشجویان و دوستانی که به نحوی بنده را یاری نمودند، به خصوص دوست خوبم آقای وحید یوسفی، سپاس‌گزاری می‌کنم.

تعهد نامه

اینجانب صالح رحیمی شهرباف مقدس دانشجوی دوره کارشناسی ارشد رشته الکترونیک دانشکده پردیس خوارزمی دانشگاه شاهرود نویسنده پایان نامه طراحی و ساخت یک تقویت کننده کم نویز پهن باند تحت راهنمایی آقای دکتر ساسان ناصح متعهد می شوم.

- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- در استفاده از نتایج پژوهشهای محققان دیگر به مرجع مورد استفاده استناد شده است.
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- کلیه حقوق معنوی این اثر متعلق به دانشگاه شاهرود می باشد و مقالات مستخرج با نام « دانشگاه شاهرود » و یا « Shahrood University » به چاپ خواهد رسید.
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده اند در مقالات مستخرج از پایان نامه رعایت می گردد.
- در کلیه مراحل انجام این پایان نامه ، در مواردی که از موجود زنده (یا بافتهای آنها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری ، ضوابط و اصول اخلاق انسانی رعایت شده است .

تاریخ امضای دانشجو

مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه های رایانه ای، نرم افزار ها و تجهیزات ساخته شده است) متعلق به دانشگاه شاهرود می باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود.
- استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.

* متن این صفحه نیز باید در ابتدای نسخه های تکثیر شده پایان نامه وجود داشته باشد .

چکیده:

در این پایان نامه مراحل مختلف طراحی، شبیه سازی، ساخت و اندازه گیری یک تقویت کننده کم نویز (LNA) با پهنای باند ۱۰۰ تا ۲۵۰۰ مگاهرتز ارائه می شود. تقویت کننده به روش غیر مجتمع و بر روی مدار چاپی با استفاده از قطعات نصب سطحی (SMD) ساخته شده است. تقویت کننده طراحی شده یک طبقه است و یک ترانزیستور دوقطبی (BJT) در آن به کار رفته است. برای تخت شدن بهره در پهنای باند مورد نظر و همچنین افزایش پایداری از پس خورد منفی مقاومتی-خودالقایی استفاده شده است. برای فراهم کردن تطبیق بهتر در ورودی یک خودالقایی سری و یک خازن موازی به عنوان شبکه تطبیق به کار گرفته شده است. برای تامین نقطه کار DC از Bias-T استفاده شده است. شبیه سازی به کمک نرم افزار ADS انجام گرفته است و نتایج نمونه ساخته شده به وسیله تحلیل گر شبکه اندازه گیری شده است. بهره توان به مقدار ۱۷,۴ دسیبل با تغییرات قله به قله ۰,۷ دسیبل و عدد نویز کمتر از ۱,۲ دسیبل از نتایج شبیه سازی بود. همچنین در شبیه سازی حداکثر تلفات بازگشتی ورودی در بازه بسامدی مورد نظر حدود ۱۱- دسیبل بدست آمد. نتایج اندازه گیری با نتایج شبیه سازی اختلاف داشت، به طوری که حداکثر بهره توان حدود ۱۰ دسیبل شد و در بسامدهای بالاتر به صفر رسید. همچنین تلفات بازگشتی ورودی پیرامون بسامد ۲۱۰۰ مگاهرتز بهتر از نتایج شبیه سازی و در بسامدهای پایین تر، نامطلوب تر از شبیه سازی بدست آمد.

همچنین یک فصل از پایان نامه به بررسی مفهوم کالیبراسیون تحلیل گر شبکه و de-embedding اختصاص یافته است و آزمایش هایی برای استخراج پارامترهای پراکندگی یک تک ترانزیستور به کمک تحلیل گر شبکه نیز انجام شد.

کلمات کلیدی: تقویت کننده کم نویز، پهن باند، مدار چاپی، تحلیل گر شبکه، کالیبراسیون، پارامترهای پراکندگی، de-embedding

مقاله مستخرج از پایان نامه:

طراحی تقویت کننده کم نویز پهن باند برای باند بسامدی ۱۰۰ تا ۳۰۰۰ مگاهرتز، دومین کنفرانس

مهندسی مخابرات ایران، دانشگاه صنعتی شیراز، اسفند ۱۳۹۴

فهرست:

۱. مقدمه و کلیات..... ۱
- ۱-۱ مقدمه..... ۲
- ۲-۱ بسامد رادیویی و ریزموج..... ۴
- ۳-۱ سامانه‌های گیرنده مخابراتی..... ۴
- ۴-۱ انتشار موج..... ۶
- ۵-۱ قطعات ریزموج..... ۷
- ۶-۱ ترانزیستورهای ریزموج..... ۸
۲. مفاهیم اصلی، روش‌ها و کارهای گذشته..... ۱۱
- ۱-۲ مفاهیم اصلی..... ۱۲
- ۱-۲-۱ خط انتقال ریزنوار..... ۱۲
- ۲-۱-۲ پارامترهای پراکندگی..... ۱۳
- ۳-۱-۲ بهره‌ی توان..... ۱۵
- ۴-۱-۲ یک‌طرفه بودن..... ۱۷
- ۵-۱-۲ پایداری..... ۱۸
- ۶-۱-۲ عدد نویز..... ۲۰
- ۷-۱-۲ پهنای باند کسری..... ۲۱
- ۸-۱-۲ تلفات بازگشتی..... ۲۲
- ۲-۲ روش‌ها و کارهای گذشته..... ۲۳

۲۳..... ۱-۲-۲ ساختار امیتر (سورس) مشترک

۲۴..... ۲-۲-۲ ساختار بیس (گیت) مشترک

۲۵..... ۳-۲-۲ استفاده از پس خورد

۲۷..... ۴-۲-۲ تقویت کننده متعادل

۲۸..... ۵-۲-۲ استفاده از شبکه تطبیق (فیلترها)

۳۰..... ۶-۲-۲ تقویت کننده توزیع شده

۳. تحلیل گر شبکه، کالیبراسیون و de-embedding..... ۳۳

۳۴..... ۱-۳ تحلیل گر شبکه برداری

۳۹..... ۲-۳ کالیبراسیون

۴۱..... ۱-۲-۳ S.O.L.T کالیبراسیون

۴۳..... ۲-۲-۳ T.R.L کالیبراسیون

۴۷..... ۳-۳ de-embedding

۴۹..... ۱-۳-۳ de-embedding با استفاده از مشخصه های افزاره

۵۵..... ۲-۳-۳ de-embedding به کمک TRL

۴. مراحل کار و ملاحظات ساخت..... ۵۷

۵۸..... ۱-۴ مراحل کار

۵۸..... ۱-۱-۴ آزمایش اولیه

۶۱..... ۲-۱-۴ ملاحظات طراحی

۶۹..... ۳-۱-۴ شبیه سازی و جانمایی

۷۱	 ۴-۱-۴ ساخت مدار چاپی و نصب قطعات
۷۲	 ۲-۴ ملاحظات ساخت
۷۲	 ۱-۲-۴ قطعات
۷۵	 ۲-۲-۴ مدار چاپی
۷۶	 ۳-۲-۴ لحیم کاری
۷۷	 ۴-۲-۴ عیب یابی
۸۵	 ۵. نتایج شبیه سازی و ساخت
۸۶	 ۱-۵ نتایج شبیه سازی
۹۳	 ۲-۵ نتایج اندازه گیری
۹۶	 ۳-۵ نتیجه گیری و پیشنهاد
۹۹	 پیوست
۱۰۲	 مراجع

فهرست اشکال:

- شکل (۱-۱) نمای ساده از معماری گیرنده هتروداین (مرجع [۷] صفحه ۱۶۱)..... ۴
- شکل (۲-۱) نمای ساده از معماری گیرنده هوموداین (مرجع [۷] صفحه ۱۷۹)..... ۵
- شکل (۳-۱) دو نوع خط انتقال با دو هادی، سمت راست ریزنوار و سمت چپ هم‌محور..... ۶
- شکل (۴-۱) اثر لبه‌ای در خط انتقال ریزنوار (مرجع: [۸] صفحه ۱۴۳)..... ۷
- شکل (۱-۲) امواج نرمالیزه تابشی و بازتابیده در درگاه‌های ورودی و خروجی شبکه دو قطبی..... ۱۴
- شکل (۲-۲) تقویت‌کننده به همراه شبکه‌های تطبیق ورودی و خروجی و تعاریف ضرایب بازتاب..... ۱۶
- شکل (۳-۲) استفاده از PMOSFET برای افزایش خودالقایی در روش اوج‌دهندگی موازی (مرجع: [۱۰])..... ۲۴
- شکل (۴-۲) تصویر ساده از روش تقویت gm به وسیله بلوک بهره در ساختار گیت مشترک (مرجع: [۱۳])..... ۲۵
- شکل (۵-۲) پس‌خورد منفی مقاومتی الف (موازی ب) سری..... ۲۶
- شکل (۶-۲) شبکه تطبیق سه عنصری الف (شبکه تی ب) شبکه پی..... ۲۹
- شکل (۷-۲) ساخت خازن و خودالقا با خطوط انتقال ریزنوار الف (اتصال کوتاه ب) مدار باز..... ۲۹
- شکل (۸-۲) ساختار کلی یک تقویت‌کننده توزیع شده (مرجع: [۶])..... ۳۰
- شکل (۹-۲) ساختار توزیع شده پیشنهادی در [۲۱] (ATDA) (مرجع: [۲۱])..... ۳۱
- شکل (۱-۳) نمونه‌هایی از تحلیل‌گر شبکه، الف (مدل 8720C ب) مدل AT3022..... ۳۴
- شکل (۲-۳) شبکه دو درگاه و امواج نرمالیزه در درگاه ورودی و خروجی..... ۳۵
- شکل (۳-۳) نمای ساده از امواج ارسال شده، بازتاب شده و متقل شده در یک تحلیل‌گر شبکه (مرجع: [۲۲])..... ۳۶
- شکل (۴-۳) نمای برخی از ادوات مورد استفاده در تحلیل‌گر شبکه (مرجع: [۲۲] با تغییرات)..... ۳۷
- شکل (۵-۳) خطاهای منظم تحلیل‌گر شبکه (مرجع: [۲۲] با تغییرات)..... ۳۸
- شکل (۶-۳) مدل خطاهای منظم دوازده‌گانه تحلیل‌گر شبکه (مرجع: [۲۳])..... ۳۹
- شکل (۷-۳) مدل خطاهای منظم هشت‌گانه تحلیل‌گر شبکه (مرجع: [۲۳])..... ۴۰
- شکل (۸-۳) تصویر نمادین استانداردهای کالیبراسیون SOLT (مرجع: [۲۲])..... ۴۲
- شکل (۹-۳) استانداردهای SOLT در جعبه کالیبراسیون 85052D محصول شرکت Agilent..... ۴۳
- شکل (۱۰-۳) نمونه‌ای از استانداردهای TRL با افزاره‌های خط ریزنوار (مرجع: [۲۴])..... ۴۳

- شکل (۱۱-۳) پارامترهای پراکندگی استاندارد های TRL به صورت نمودار گردش سیگنال (مرجع: [۲۵]) ۴۴
- شکل (۱۲-۳) نمونه‌ای از استانداردهای TRL بر روی یک مدار چاپی (مرجع: [۲۶]) ۴۶
- شکل (۱۳-۳) صفحات مرجع برای افزاره و قطعه SMD (مرجع: [۲۷]) ۴۸
- شکل (۱۴-۳) مدل اتصال هم‌محور به ریزنوار (مرجع: [۲۷]) ۵۱
- شکل (۱۵-۳) مدار چاپی ساخته شده برای بایاس ترانزیستور و اندازه‌گیری پارامترهای S آن ۵۱
- شکل (۱۶-۳) مدار گذر بدون تلفات (thru) ساخته شده ۵۲
- شکل (۱۷-۳) مدار شبیه‌سازی thru براساس مدار thru ساخته شده ۵۲
- شکل (۱۸-۳) مدل شبیه‌سازی قسمت راست (الف) و چپ (ب) افزاره ۵۳
- شکل (۱۹-۳) de-embed کردن اثر قسمت‌های راست و چپ افزاره برای حصول پارامترهای S ترانزیستور به کمک ADS ۵۳
- شکل (۲۰-۳) نمودارهای پارامترهای S21 (الف) و S11 (ب) قبل و بعد از de-embedding ۵۴
- شکل (۲۱-۳) لحاظ کردن اثر افزاره در نمودار گردش سیگنال مدل خطای دوازده‌گانه و ادغام کردن آن‌ها (مرجع: [6]) ۵۵
- شکل (۲۲-۳) استانداردهای TRL ساخته شده در این اثر (از بالا: thru، خط، مدار باز به عنوان بازتاب) ۵۶
- شکل (۱-۴) مدار تقویت‌کننده آزمایشی تک باند طراحی شده ۵۹
- شکل (۲-۴) اندازه‌گیری بهره LNA آزمایشی، (الف) استفاده از تضعیف‌کننده برای جلوگیری از آسیب تحلیل‌گر شبکه (ب) تصویر صفحه نمایش تحلیل‌گر شبکه ۶۰
- شکل (۳-۴) تصویر نتایج اندازه‌گیری تقویت‌کننده آزمایشی (الف) تلفات بازگشتی ورودی (ب) تلفات بازگشتی خروجی ۶۰
- شکل (۴-۴) دو مدار ساخته شده از تقویت‌کننده آزمایشی ۶۱
- شکل (۵-۴) مدار بایاس BJT، (الف) پس‌خورد ولتاژ با منبع ولتاژ ثابت (ب) پس‌خورد ولتاژ ۶۳
- شکل (۶-۴) مدار Bias-T ۶۴
- شکل (۷-۴) مدار بایاس ترانزیستور به همراه Bias-T ۶۵
- شکل (۸-۴) مدار DC تقویت‌کننده پیشنهادی بدون لحاظ کردن اتصالات ۶۷
- شکل (۹-۴) طراحی اول مدار ac تقویت‌کننده پیشنهادی بدون در نظر گرفتن اثر اتصالات ۶۷

- شکل (۴-۱۰) مدار DC تقویت کننده پیشنهادی با لحاظ کردن اتصالات..... ۶۸
- شکل (۴-۱۱) مدار ac تقویت کننده پیشنهادی با طراحی نهایی و با لحاظ کردن اتصالات..... ۶۹
- شکل (۴-۱۲) تصویر جانمایی تقویت کننده پیشنهادی، الف) قبل از لحاظ کردن اثر اتصالات بین قطعات ب) مدار اصلاح شده پس از اعمال اثر اتصالات..... ۶۹
- شکل (۴-۱۳) مدار طراحی شده به عنوان تقویت کننده پهن باند به کمک شبکه های LC پشت سر هم..... ۷۰
- شکل (۴-۱۴) نتایج شبیه سازی مدار طراحی شده با شبکه های LC پشت سر هم..... ۷۰
- شکل (۴-۱۵) چند مرحله لحیم کاری مدار چاپی تقویت کننده پیشنهادی..... ۷۷
- شکل (۴-۱۶) مدار تقویت کننده ساده برای بستن روی bread board برای سنجش عملکرد ترانزیستور..... ۷۸
- شکل (۴-۱۷) مدار ساده آزمایش عملکرد ترانزیستور BFP740..... ۷۸
- شکل (۴-۱۸) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی سنجش عملکرد BFP740 بدون خازن کنارگذر و منبع سیگنال..... ۷۹
- شکل (۴-۱۹) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی سنجش عملکرد BFP740 با خازن کنارگذر ۱۰۰ نانوفاراد و بدون منبع سیگنال..... ۷۹
- شکل (۴-۲۰) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی سنجش عملکرد BFP740 با خازن کنارگذر ۲۲۰ میکروفاراد و بدون منبع سیگنال..... ۸۰
- شکل (۴-۲۱) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی سنجش عملکرد BFP740 با خازن کنارگذر ۱ نانوفاراد و بدون منبع سیگنال..... ۸۰
- شکل (۴-۲۲) اندازه گیری ضریب بازتاب تقویت کننده با تحلیل گر شبکه..... ۸۱
- شکل (۴-۲۳) آزمایش تشدید خودالقا و خازن برای تشخیص مقادیر آنها..... ۸۲
- شکل (۵-۱) پایداری طراحی اول تقویت کننده تا ۲۵ گیگاهرتز در شبیه سازی بدون اثر اتصالات..... ۸۷
- شکل (۵-۲) بهره طراحی اول تقویت کننده (بدون اثر اتصالات بین قطعات)..... ۸۷
- شکل (۵-۳) عدد نویز طراحی اول تقویت کننده (بدون اتصالات بین قطعات)..... ۸۸
- شکل (۵-۴) S11 طراحی اول تقویت کننده (بدون اثر اتصالات بین قطعات)..... ۸۸
- شکل (۵-۵) پایداری طراحی دوم تقویت کننده با اثر اتصالات بین قطعات..... ۹۰
- شکل (۵-۶) بهره توان طراحی دوم تقویت کننده با اثر اتصالات بین قطعات..... ۹۰

- شکل (۷-۵) عدد نویز طراحی دوم تقویت کننده با اثر اتصالات بین قطعات..... ۹۱
- شکل (۸-۵) S11 طراحی دوم تقویت کننده با اثر اتصالات بین قطعات..... ۹۱
- شکل (۹-۵) S22 طراحی دوم تقویت کننده با اثر اتصالات بین قطعات..... ۹۲
- شکل (۱۰-۵) S12 طراحی دوم تقویت کننده با اثر اتصالات بین قطعات..... ۹۲
- شکل (۱۱-۵) تقویت کننده پیشنهادی ساخته شده..... ۹۳
- شکل (۱۲-۵) نتایج اندازه گیری بهره تقویت کننده پیشنهادی با تحلیل گر شبکه..... ۹۴
- شکل (۱۳-۵) نتایج اندازه گیری S11 تقویت کننده پیشنهادی با تحلیل گر شبکه..... ۹۴
- شکل (۱۴-۵) بهره توان اندازه گیری شده برای تقویت کننده پیشنهادی..... ۹۵
- شکل (۱۵-۵) تلفات بازگشتی ورودی و خروجی اندازه گیری شده برای تقویت کننده پیشنهادی..... ۹۵
- شکل (پ-۱) S₂₁ اندازه گیری شده برای دومین نمونه ساخته شده از تقویت کننده پیشنهادی..... ۱۰۱
- شکل (پ-۲) S₁₂ اندازه گیری شده برای دومین نمونه ساخته شده از تقویت کننده پیشنهادی..... ۱۰۱

فهرست جداول:

جدول (۵-۱) مقادیر عناصر طراحی اول مدار تقویت کننده بدون اثر اتصالات بین قطعات..... ۸۶

جدول (۵-۲) مقادیر عناصر مدار aC تقویت کننده پیشنهادی با اتصالات ریزنوار..... ۸۹

فصل ۱

مقدمه و کلیات

۱-۱) مقدمه

از آنجا که تولید سامانه‌های مخابراتی در داخل، وابستگی کشور به تولیدات خارجی را برطرف کرده و از صرف هزینه‌های گزاف جلوگیری می‌کند، طراحی و ساخت یکی از پرکاربردترین مدارات پایه در سامانه‌های مخابراتی رادیویی یعنی تقویت کننده کم نویز پهن باند^۱ یا WLNA مد نظر قرار گرفت. از انگیزه‌های اولیه این کار، ساخت تقویت کننده‌ای مشابه یک تقویت کننده پهن باند مدل ZKL-2R5 محصول شرکت Mini-Circuits بود که بازه بسامدی ۱۰ تا ۲۵۰۰ مگاهرتز را پوشش می‌داد [۱]. این تقویت کننده قیمت نسبتاً زیادی داشت و برای وارد کردن آن به کشور باید هزینه بیشتری نیز پرداخت می‌شد. در ZKL-2R5 از کانکتورهای هم محور SMA در ورودی و خروجی استفاده شده است. برای سهولت کار، بازه بسامدی کوچک تری یعنی از ۱۰۰ تا ۲۵۰۰ مگاهرتز انتخاب شد. از کاربردهای تقویت کننده در این بازه بسامدی به موارد زیر می‌توان اشاره کرد [۱-۴]:

۱. گیرنده‌های چندباند^۲

۲. سامانه‌های رادیوی شناختی^۳ (300-698MHz)

۳. ارتباطات سیار نسل چهار^۴ (4G) (698-862MHz)

۴. خدمات ارتباطات شخصی^۵ (PCS) (1850-1990 MHz)

۵. شبکه رایانه‌ای محلی بی سیم^۶ (WLAN) (2.4GHz)

۶. رادیوی نرم افزاری در باند (صنعتی، علمی و پزشکی)^۷

(260-470MHz, 902-928MHz, 2.4-2.5GHz)

¹ Wideband Low Noise Amplifier (WLNA)

² Multiband

³ Cognitive Radio

⁴ Fourth generation of mobile communication

⁵ Personal Communications Service

⁶ Wireless Local Area Network

⁷ Software Defined Radio on ISM(Industrial, Scientific and Medical) band

یک سامانه مخابراتی مانند یک پایانه بی‌سیم^۱ باید استانداردهای متعددی را پشتیبانی کند؛ از استانداردهای سیار می‌توان سامانه جهانی ارتباطات همراه^۲، سامانه جهانی مخابرات سیار^۳، پروتکل هم‌کنش‌پذیری جهانی برای دسترسی ریزموج^۴ و فناوری تکامل بلندمدت^۵ را نام برد و از جمله استانداردهای شبکه رایانه‌ای محلی، IEEE 802.11a/b/g می‌باشد. از استانداردهای شبکه رایانه‌ای شخصی^۶، می‌توان به بلوتوث^۷ و زیگ‌بی^۸ اشاره کرد [۵]. تلاش برای دستیابی به درخواست‌های ذکر شده، ضرورت طراحی دقیق و ساخت مناسب بخش‌های مختلف سامانه‌های مخابراتی و بی‌سیم را نشان می‌دهد. هر کدام از بخش‌های یک گیرنده به نوبه خود از اهمیت و جایگاه ویژه‌ای برخوردار هستند، در این تحقیق به خصوصیات موردنیاز یک WLNA و عوامل مؤثر در کارکرد آن پرداخته شده است و نتایج شبیه‌سازی و ساخت یک WLNA در محدوده بسامدی ۱۰۰ مگاهرتز تا ۲۵۰۰ مگاهرتز ارائه شده است. بهره ۱۷،۴ دسیبل با حداکثر تغییرات ۰،۷ دسیبل، عدد نویز کمتر از ۱،۲ دسیبل و تلفات بازگشتی ورودی کمتر از ۱۱- دسیبل در شبیه‌سازی حاصل شد. این تقویت‌کننده بر روی مدار چاپی^۹ ساخته شد. نتایج اندازه‌گیری با مقادیر مورد انتظار یکسان نشدند. حداکثر بهره اندازه‌گیری شده حدود ۱۰ دسیبل شد و حدوداً از ۱۸۰۰ مگاهرتز به بعد صفر شد. تلفات بازگشتی ورودی اندازه‌گیری شده در بسامدهای حدود ۲۱۰۰ مگاهرتز کمتر ۲۹- دسیبل شد. توان مصرفی این تقویت‌کننده حدود ۷۵ میلی‌وات است و بر روی مدار چاپی با قطعات فشرده^{۱۰} ساخته شده است. برای شبیه‌سازی از نرم‌افزار Advanced Design System محصول شرکت Agilent و برای رسم جانمایی از نرم‌افزار

¹ Wireless terminal

² Global system for mobile communications (GSM)

³ Universal Mobile Telecommunications System (UMTS)

⁴ Worldwide Interoperability for Microwave Access (WiMAX)

⁵ Long-Term Evolution (LTE)

⁶ Personal area network (PAN)

⁷ Bluetooth

⁸ ZigBee

⁹ PCB

¹⁰ Lumped

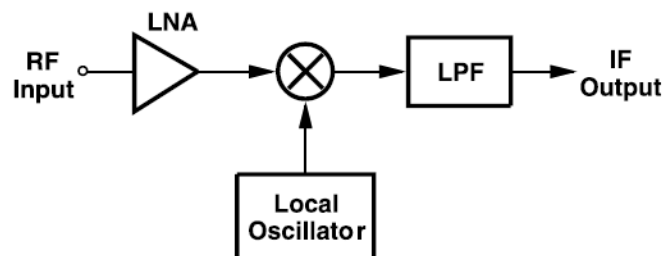
Altium Designer استفاده شده است. برای رسم اکثر اشکال این گزارش از Microsoft Visio و Microsoft PowerPoint و همچنین برای ویرایش برخی اشکال از Paint استفاده شده است.

۱-۲) بسامد رادیویی و ریزموج^۱

در طیف الکترومغناطیس^۲ از بسامد ۱۰۰ مگاهرتز تا ۱۰۰۰ گیگاهرتز در حوزه بسامدهای رادیویی^۳ یا RF قرار می‌گیرد. از یک منظر محدوده بسامدی ۳۰ مگاهرتز الی ۳۰۰ مگاهرتز را بسامد خیلی بالا^۴ (VHF)، از ۳۰۰ مگاهرتز تا ۳ گیگاهرتز را بسامد فوق‌العاده بالا^۵ (UHF) و ۳ گیگاهرتز تا ۳۰۰ گیگاهرتز را ریزموج می‌نامند. از نگاهی دیگر محدوده ۳۰۰ مگاهرتز تا ۳۰۰ گیگاهرتز را ریزموج می‌نامند [۶].

۱-۳) سامانه‌های گیرنده مخابراتی

گروهی از گیرنده‌های مخابراتی با نام هتروداین^۶ شناخته می‌شوند. شکل (۱-۱) این معماری را به طور ساده نشان می‌دهد.



شکل (۱-۱) نمای ساده از معماری گیرنده هتروداین (مرجع [۷] صفحه ۱۶۱)

¹ Microwave

² Electromagnetic spectrum

³ Radio frequency

⁴ Very high frequency

⁵ Ultra high frequency

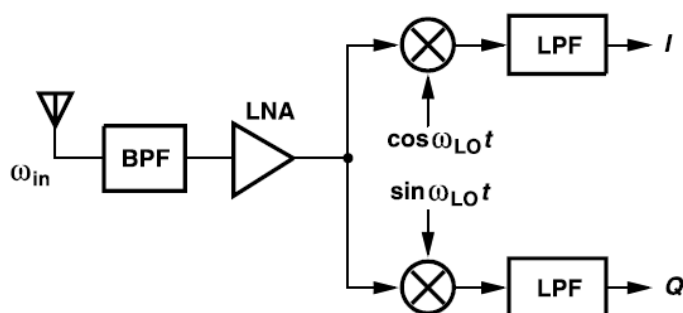
⁶ Heterodyne

این گروه از گیرنده‌ها یک نوسان‌ساز^۱ با بسامد محلی^۲ را به کار می‌گیرند که متفاوت از بسامد سیگنال ورودی است. در اثر ضرب سیگنال ورودی و سیگنال نوسان‌ساز محلی، در حوزه زمان، سیگنالی تولید می‌شود که بسامد آن را بسامد میانی^۳ می‌نامند که طبق رابطه زیر بدست می‌آید [۷]:

$$\omega_{IF} = \omega_{in} - \omega_{LO} \quad (۱-۱)$$

که ω_{IF} بسامد میانی، ω_{in} بسامد سیگنال ورودی و ω_{LO} بسامد محلی است. چون در گیرنده‌های هتروداین بسامد ورودی و محلی با هم یکسان نیستند، بسامد میانی غیر صفر^۴ خواهد بود. از آنجا که سیگنال ورودی بسیار ضعیف است و در عین حال مخلوط‌کننده بسامد^۵ دارای نویز زیادی است، قبل از آن یک LNA قرار می‌گیرد [۷].

معماری دیگری از گیرنده‌ها که در دهه گذشته متداول‌تر بود، هوموداین^۶ یا تبدیل مستقیم^۷ نام‌گذاری گذاری می‌شود. این معماری در شکل (۲-۱) نشان داده شده است. در این شیوه $\omega_{LO} = \omega_{in}$ است، بنابراین بسامد میانی صفر خواهد شد. به همین دلیل این معماری را IF-صفر^۸ هم می‌نامند. در این معماری نیز نقش LNA پر رنگ می‌باشد [۷].



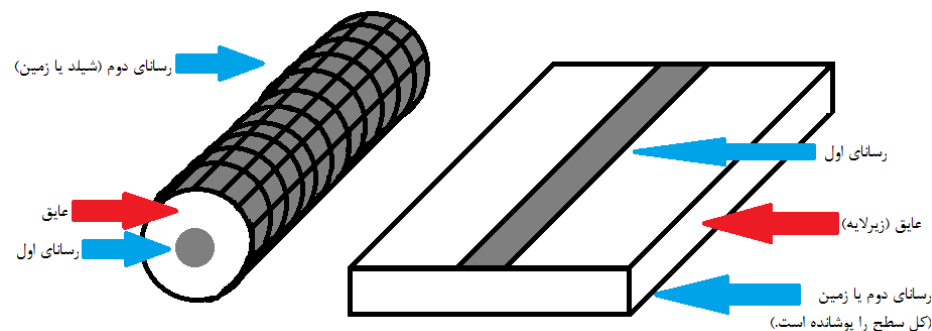
شکل (۲-۱) نمای ساده از معماری گیرنده هوموداین (مرجع [۷] صفحه ۱۷۹)

-
- ¹ Oscillator
 - ² Local frequency
 - ³ Intermediate frequency
 - ⁴ Nonzero
 - ⁵ Mixer
 - ⁶ Homodyne
 - ⁷ Direct conversion
 - ⁸ Zero-IF

۱-۴) انتشار موج

زمانی که طول فیزیکی قطعات و خطوط اتصال مدار، در بسامدهای بالا، در مقابل طول موج الکتریکی قابل ملاحظه باشد، یعنی ولتاژ و جریان در آن طول فیزیکی، تغییر قابل ملاحظه‌ای بکند، آنگاه به این مدار، مدار گسترده^۱ گویند. در این حالت کمیت‌های ولتاژ و جریان در طول یک سیم بدون مقاومت یکسان نیستند. بنابراین طول یک سیم به عنوان یک گره تلقی نمی‌شود و برای محاسبه ولتاژ و جریان باید معادلات کیرشهف^۲ را برای نقاط مختلف در طول سیم نوشت که نتیجه این تحلیل، معادلات دیفرانسیل دو متغیره (زمان t و طول خط x) خواهد بود که ولتاژ و جریان در هر نقطه از خط، از آن‌ها حاصل می‌شود. رساناهایی که مانند این سیم، اندازه ولتاژ و جریان در طول آن یکسان نیست خط انتقال نامیده می‌شود. از کاربردهای خطوط انتقال می‌توان تبدیل امپدانس و طراحی شبکه‌های تطبیق امپدانس را نام برد.

خطوط انتقال ساختارهای مختلفی مانند دو سیمه، هم محور^۳ و ریزنوار^۴ دارند که در شکل (۱-۳) برخی از آن‌ها نشان داده شده‌اند.



شکل (۱-۳) دو نوع خط انتقال با دو هادی، سمت راست ریزنوار و سمت چپ هم‌محور

موج الکترومغناطیس در هر خط انتقال که انتشار می‌یابد دارای یک مُد انتشار است. در خطوط انتقالی که دارای دو هادی یا بیشتر هستند امکان انتشار موج با مد الکترومغناطیس عرضی^۱ یا TEM وجود

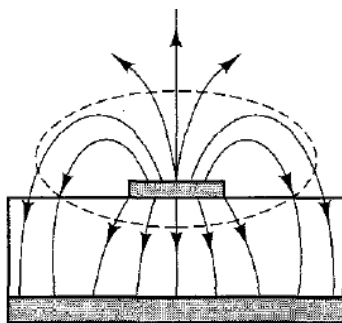
¹ Distributed circuit

² Kirchhoff

³ Coaxial

⁴ Microstrip

دارد و امکان انتشار این مد در خطوط تک هادی وجود ندارد [۶]. نکته قابل ذکر این است که در خط انتقال ریزنوار (شکل ۴-۱) برخلاف خط انتقال نواری^۲، رسانای صفحه بالا پهنای محدودی دارد و نمی-توان آن را بی‌نهایت در نظر گرفت. بنابراین اثر لبه‌ای^۳ باعث می‌شود که مد انتشار موج در ریزنوار، دقیقاً TEM نباشد که به آن شبه TEM^۴ گویند [۸].



شکل (۴-۱) اثر لبه‌ای در خط انتقال ریزنوار (مرجع: [۸] صفحه ۱۴۳)

در مقابل مدارهای گسترده، مدارهای فشرده^۵ قرار دارند. در این مدارها یک سیم رسانا یک گره فرض می‌شود. با توجه به اینکه طول فیزیکی مدار به قدر کافی نسبت به طول موج الکتریکی کوچک است، این فرض یک تقریب خوب خواهد بود [۶].

۱-۵) قطعات ریزموج

از آنجا که در مدارهای ریزموج، فرض فشرده بودن مدار معمولاً برقرار نیست، توجه به ابعاد قطعات، خطوط انتقال و اتصالات بسیار مهم است. به طوری که اتصالات بین قطعات در اندازه‌هایی در حدود یک‌دهم طول موج و حتی کمی کوچک‌تر، می‌توانند روی عملکرد مدار اثر بگذارند. از طرفی قابلیت و کارآمدی خطوط ریزنوار^۶ باعث شده است از آن‌ها جهت ساخت عناصر مداری در یک بسامد خاص و همچنین طراحی فیلترها و شبکه‌های تطبیق استفاده شود. در عین حال وجود فناوری نصب سطحی^۷

^۱ Transverse electromagnetic (TEM)

^۲ Stripline

^۳ Fringing

^۴ Quasi-TEM

^۵ Lumped circuit

^۶ Microstrip

^۷ Surface mount technology (SMT)

(SMT)، امکان ساخت عناصر مداری را در بسته‌بندی‌هایی بسیار کوچک فراهم کرده است. به این قطعات، افزاره‌های نصب سطحی^۱ (SMD) می‌گویند که در اندازه‌های استاندارد وجود دارند. به طور مثال بسته‌بندی ۰۶۰۳ نشانگر قطعه‌ای است که ابعاد آن ۰/۶ هزارم اینچ در ۰/۳ هزارم اینچ هستند که معادل است با ۱/۶ میلی‌متر در ۰/۸ میلی‌متر و این ابعاد برای طیف وسیعی از بسامدهای ریزموج به قدر کافی کوچک هستند.

۱-۶) ترانزیستورهای ریزموج

ترانزیستور پیوندی دوقطبی^۲ سیلیکونی یا BJT در بسامدهای زیر ۴ گیگاهرتز به دلیل عملکرد قابل اطمینان و کم هزینه بودن و بهره مناسب، گزینه مناسب‌تری از سایر انواع ترانزیستورها می‌باشد [۸و۶]. ترانزیستور دوقطبی نامتجانس^۳ یا HBT نیز یک ترانزیستور پیوندی دوقطبی است که بیس و امیتر آن یکسان نیستند و اتصال بیس-امیتر آن از نوعی نیمه‌هادی مرکب^۴ مانند گالیوم-آرسناید (GaAs) ساخته شده است. HBT در بسامدهای بالاتر عملکرد بهتری در مقایسه با BJT از خود نشان می‌دهد. برخی از HBTها می‌توانند تا بسامد ۱۰۰ گیگاهرتز کار کنند [۶].

ترانزیستور اثر میدانی^۵ یا FET برخلاف BJT، تک قطبی است. به این معنا که تنها یک نوع حامل^۶، شارش جریان را فراهم می‌کند. همچنین دو نوع از FETها که در بستر GaAs ساخته می‌شوند عبارتند از FET فلز-نیمه‌هادی^۷ یا MESFET و ترانزیستور با تحرک‌پذیری بالای الکترون^۸ یا HEMT که پایین‌ترین عدد نویز^۹ را در میان ترانزیستورها دارا می‌باشند [۶]. اما MESFET و HEMT گران‌تر از BJT هستند و یک مزیت BJT نسبت به این دو ترانزیستور استفاده از یک عدد،

¹ Surface mount devices (SMD)

² Bipolar junction transistor (BJT)

³ Heterojunction bipolar transistor (HBT)

⁴ Compound semiconductor

⁵ Field effect transistor (FET)

⁶ Carrier

⁷ Metal semiconductor FET (MESFET)

⁸ High electron mobility transistor

⁹ Noise figure

منبع تغذیه در بایاس BJT است [۶]. در این پروژه با توجه به محدوده بسامدی ۱۰۰ مگاهرتز تا ۲/۵ گیگاهرتز، از ترانزیستور BFP740 که یک نوع HBT با بسامد قطع تا ۴۴ گیگاهرتز و عدد نویز کمتر از ۰/۵ دسیبل می‌باشد و محصول شرکت Infineon است، استفاده شد.

سایر بخش‌های این پایان‌نامه به صورت زیر است:

در فصل دوم مفاهیم اصلی مرتبط با موضوع پایان‌نامه آورده شده است، همچنین مروری بر روش‌های طراحی LNA پهن‌بند و کارهای انجام شده در گذشته صورت گرفته است. با توجه به تحقیقاتی که درباره تحلیل گر شبکه و نحوه کالیبراسیون آن و همچنین پیرامون de-embedding در طی انجام این پایان‌نامه صورت گرفته بود، فصل سوم به این موضوعات اختصاص یافت. در فصل چهارم به مراحل انجام کار و ملاحظات ساخت پرداخته شده است. در فصل پنجم نتایج شبیه‌سازی و ساخت تقویت‌کننده پیشنهادی گزارش شده است. همچنین یک نمونه دیگر از تقویت‌کننده ساخته و اندازه‌گیری شد که نتیجه آن در پیوست انتهای پایان‌نامه آورده شده است.

فصل ۲

مفاهیم اصلی، روش‌ها و

کارهای گذشته

۲-۱) مفاهیم اصلی

در این بخش به تعریف مفاهیم اصلی و پایه‌ی مورد نیاز برای تحلیل و ارزیابی یک تقویت‌کننده به عنوان یک شبکه دو قطبی در بسامدهای VHF و UHF می‌پردازیم.

۲-۱-۱) خط انتقال ریزنوار

خط انتقال ریزنوار محیطی برای عبور و گذر موج از منبع سیگنال به درگاه ورودی تقویت‌کننده و از درگاه خروجی تقویت‌کننده به بار است. سرعت موج در خط انتقال ریزنوار از این رابطه محاسبه می‌شود:

$$v_p = \frac{c}{\sqrt{\epsilon_{ff}}} \quad (1-2)$$

که در آن c سرعت نور ($c = 3 \times 10^8 \text{ m/s}$) و ϵ_{ff} ضریب دی‌الکتریک نسبی مؤثر است که مقدار آن به ضریب دی‌الکتریک زیرلایه (ϵ_r) و اثر میدان الکترومغناطیس خارجی (حاصل از اثر لبه‌ای) وابسته است [۸].

در این پروژه خطوط انتقال ریزنوار بر روی مدار چاپی که قطعات تقویت‌کننده نیز روی آن جایگذاری می‌شوند، ایجاد می‌شوند. اگر مانند آنچه در [۸] آمده است، موج تابشی^۱ ولتاژ^۲ و موج بازتابیده^۳ ولتاژ را به ترتیب با $V^+(x)$ و $V^-(x)$ نشان دهیم، ضریب بازتاب^۳ به این صورت معرفی می‌گردد:

$$\Gamma(x) = \frac{V^-(x)}{V^+(x)} \quad (2-2)$$

و نسبت موج ایستای ولتاژ^۴ که با VSWR نشان داده می‌شود، به این صورت می‌باشد:

$$VSWR = \frac{1 + \Gamma(x)}{1 - \Gamma(x)} \quad (3-2)$$

که مقدار کمینه آن یک است.

¹ Incident

² Reflected

³ Reflection coefficient

⁴ Voltage standing wave ratio

و اگر موج تابشی جریان و موج بازتابیده جریان را به ترتیب با $I^+(x)$ و $I^-(x)$ مشخص کنیم، برای هر نقطه x از خط انتقال، این رابطه برقرار است [۶]:

$$Z_0 = \frac{V^+(x)}{I^+(x)} = -\frac{V^-(x)}{I^-(x)} \quad (۴-۲)$$

که Z_0 امپدانس مشخصه^۱ خط ریزنوار یا در حالت کلی امپدانس مشخصه سیستم است.

امپدانس مشخصه خط انتقال ریزنوار وابسته به پهنا و ضخامت خط ریزنوار، جنس و ضخامت زیرلایه می‌باشد. پهنای خطوط انتقال به گونه‌ای انتخاب می‌شود که امپدانس مشخصه این خطوط برابر ۵۰ اهم گردد.

در محاسبه طول خط انتقال برای کاربردهای خاص، باید دانست که طول موج λ ، در خط ریزنوار با طول موج در فضای آزاد یعنی λ_0 تفاوت دارد و از رابطه زیر محاسبه می‌شود [۸]:

$$\lambda = \frac{\lambda_0}{\sqrt{\epsilon_{eff}}} \quad (۵-۲)$$

۲-۱-۲) پارامترهای پراکندگی^۲

شبکه‌های دو قطبی یا دو درگاهی، همواره با یک ماتریس 2×2 مدل و معرفی می‌شوند. مؤلفه‌های این ماتریس بیان کننده نسبت دو کمیت، مربوط به درگاه‌های شبکه است. در بعضی از این ماتریس-ها، مؤلفه‌های ماتریس از نسبت ولتاژ و جریان‌های دو درگاه حاصل می‌شوند. اما در بسامدهای ریزموج به دلیل اینکه اندازه‌گیری ولتاژ و جریان به طور مستقیم، در عمل، مشکل است و ما با امواج تابشی، بازتابیده و منتقل شده^۳ سروکار داریم، از ماتریس دیگری برای معرفی شبکه دوقطبی استفاده می‌شود [۶]. این ماتریس که به ماتریس پراکندگی^۴ معروف است و به اختصار ماتریس S گفته می‌شود، از نسبت امواج نرمالیزه در درگاه‌های شبکه حاصل می‌شود. امواج نرمالیزه به صورت زیر تعریف می‌شوند [۸]:

^۱ Characteristic impedance

^۲ Scattering parameters

^۳ Transmitted

^۴ Scattering matrix

$$a(x) = \frac{V^+(x)}{\sqrt{Z_0}} \quad (۶-۲)$$

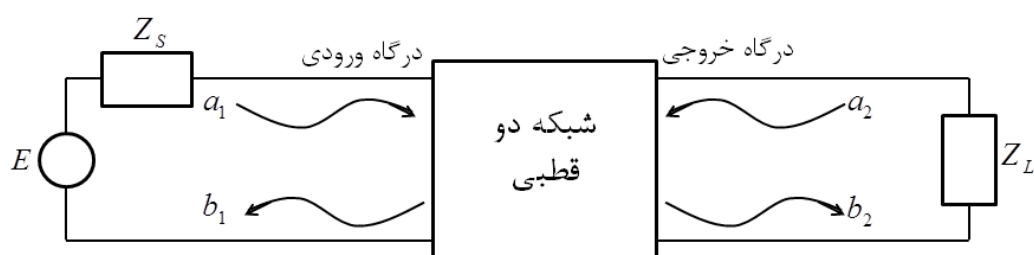
$$b(x) = \frac{V^-(x)}{\sqrt{Z_0}} \quad (۷-۲)$$

همان‌طور که مشاهده می‌شود، امواج نرمالیزه وابسته به مکان هستند و در طول خط انتقال تغییر می‌کنند. مطابق شکل (۱-۲)، a_1 موج نرمالیزه تابشی در محل درگاه ورودی و b_1 موج نرمالیزه بازتابیده در محل درگاه ورودی است. همچنین a_2 و b_2 به ترتیب موج‌های نرمالیزه تابشی و بازتابیده در محل درگاه خروجی می‌باشند. ماتریس S از روابط زیر بدست خواهد آمد [۸]:

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (۸-۲)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (۹-۲)$$

که به عبارت‌های S_{11} ، S_{12} ، S_{21} و S_{22} پارامترهای پراکندگی یا به اختصار پارامترهای S گفته می‌شود.



شکل (۱-۲) امواج نرمالیزه تابشی و بازتابیده در درگاه‌های ورودی و خروجی شبکه دو قطبی

به عبارت دیگر داریم

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \quad (۱۰-۲)$$

$$S = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \quad (۱۱-۲)$$

عبارت S_{11} ضریب بازتاب ورودی با شرط ختم‌شدگی تطبیق یافته در خروجی است. منظور از ختم‌شدگی تطبیق یافته این است که خروجی شبکه به گونه‌ای به بار ۵۰ اهم متصل گردد که موج بازتاب شونده از بار (یعنی a_2) برابر صفر گردد. به طور مشابه S_{22} ضریب بازتاب خروجی با شرط ختم‌شدگی تطبیق یافته در ورودی است.

عبارت S_{21} ، ضریب انتقال پیشرو^۱ با شرط ختم‌شدگی تطبیق یافته در خروجی و S_{12} ضریب انتقال معکوس^۲ با شرط ختم‌شدگی تطبیق یافته در ورودی است [۸].

توجه شود که اندازه‌گیری پارامترهای S یک ترانزیستور، معمولاً در یک سیستم ۵۰ اهم صورت می‌گیرد. به این معنا که پارامترهای S-I که در اکثر برگه‌های اطلاعات^۳ ترانزیستورها موجود است، به ازای امپدانس بار و منبع ۵۰ اهم اندازه‌گیری شده‌اند. همچنین این نکته لازم به ذکر است که پارامترهای S وابسته به بسامد هستند و در بسامدهای مختلف، مقادیر متفاوتی خواهند داشت.

۲-۱-۳ بهره‌ی توان^۴

همان‌طور که در شکل (۲-۲) دیده می‌شود، در فرایند انتقال توان از منبع به تقویت‌کننده و از آن به بار، ضرایب بازتاب مختلفی تعریف می‌شوند. مطابق شکل، Γ_L ضریب بازتاب دیده شده در ورودی شبکه تطبیق بار، و Γ_S ضریب بازتاب در خروجی شبکه تطبیق منبع هستند. به طور کلی Γ_L ضریب بازتاب بار و Γ_S ضریب بازتاب منبع نامیده می‌شود.

همچنین ضریب بازتاب ورودی و خروجی تقویت‌کننده مطابق شکل (۲-۲) به ترتیب برابر هستند با

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (۱۲-۲)$$

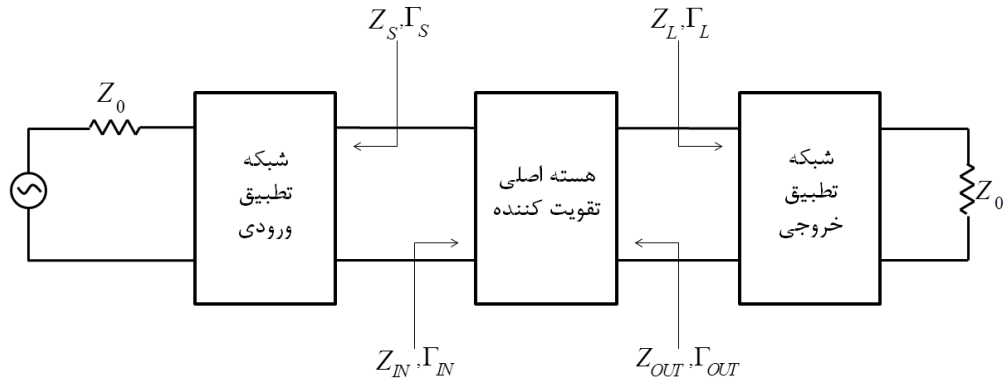
$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (۱۳-۲)$$

^۱ Forward transmission coefficient

^۲ Reverse transmission coefficient

^۳ Datasheet

^۴ Power gain



شکل (۲-۲) تقویت کننده به همراه شبکه های تطبیق ورودی و خروجی و تعاریف ضرایب بازتاب

تعاریف مختلفی برای بهره توان یک تقویت کننده ارائه شده است. به عنوان نمونه G_p و G_T به ترتیب "بهره توان" و "بهره توان مبدل" نامیده می شوند و به این صورت تعریف می شوند [۸]:

$$G_p = \frac{P_L}{P_{IN}} \quad (۱۴-۲)$$

$$G_T = \frac{P_L}{P_{AVS}} \quad (۱۵-۲)$$

که P_L توان تحویل داده شده به بار و P_{IN} توان ورودی شبکه است. P_{AVS} توان در دسترس منبع است که مفهوم آن حداکثر توان قابل دریافت از منبع می باشد. برای این دو بهره، روابطی بر حسب ضرایب انعکاس محاسبه می شود:

$$G_p = \frac{1}{1 - |\Gamma_{IN}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \quad (۱۶-۲)$$

$$\begin{aligned} G_T &= \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{IN}\Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \\ &= \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_{OUT}\Gamma_L|^2} \end{aligned} \quad (۱۷-۲)$$

برای اینکه حداکثر توان از منبع به بار منتقل شود باید روابط زیر محقق شود [۸]،

$$\Gamma_S = \Gamma_{IN}^* \quad (۱۸-۲)$$

$$\Gamma_L = \Gamma_{OUT}^* \quad (۱۹-۲)$$

به عبارت دیگر

$$\Gamma_S^* = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (20-2)$$

$$\Gamma_L^* = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (21-2)$$

این شرایط را تطبیق مزدوج در ورودی و خروجی یا تطبیق مزدوج همزمان می‌گویند. تحت این شرایط بهره توان G_p حداکثر مقدار خود را دارد (G_{max}) و سایر بهره‌ها با تعاریف دیگر نیز همین مقدار را خواهند داشت [۸]. اما وجود ملاحظات دیگر در طراحی، مثلاً دست یافتن به عدد نویز^۱ کمتر، می‌تواند مقادیر Γ_S یا Γ_L را به مقداری غیر از معادلات (۲-۱۸) و (۲-۱۹) سوق دهد و در نتیجه بهره توان G_p به G_{max} نرسد.

۲-۱-۴) یک‌طرفه بودن

هنگامی که $S_{12} = 0$ باشد، به تقویت‌کننده یک طرفه گفته می‌شود. در این حالت از روابط (۲-۱۲) و (۲-۱۳) نتیجه می‌شود که

$$\Gamma_{IN} = S_{11} \quad (22-2)$$

$$\Gamma_{OUT} = S_{22} \quad (23-2)$$

در مفهوم یک‌طرفه بودن از لحاظ فیزیکی دو ویژگی نهفته است:

۱- اگر در ورودی شبکه یک منبع سیگنال قرار داده شود، این سیگنال تقویت‌شده و در خروجی ظاهر می‌شود. اما اگر منبع سیگنالی در خروجی قرار داده شود، هیچ سیگنالی به ورودی راه نمی‌یابد.

۲- با توجه به روابط (۲-۲۲) و (۲-۲۳) امپدانس دیده شده از درگاه ورودی شبکه مستقل از امپدانس بار و امپدانس دیده شده از خروجی شبکه مستقل از امپدانس منبع سیگنال است.

بهره توان مبدل در این حالت با رابطه زیر بدست می‌آید که به آن بهره توان مبدل یک‌طرفه می‌گوییم [۸]:

$$G_{TU} = \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \quad (24-2)$$

¹ Noise figure

در عمل اکثر ترانزیستورهای ریزموج که به وسیله تولیدکننده‌های معتبر ارائه می‌شوند دارای S_{12} کوچکی هستند. اما هیچ‌وقت این عبارت دقیقاً برابر صفر نخواهد شد. به همین دلیل برای یک‌طرفه بودن یک معیار تعریف شده است [۸]:

$$U = \frac{|S_{12}||S_{21}||S_{11}||S_{22}|}{(1 - |S_{11}|^2)(1 - |S_{22}|^2)} \quad (25-2)$$

U معیار یک‌طرفه بودن نامیده می‌شود. به میزانی که S_{12} به صفر نزدیک شود اندازه G_T به G_{TU} نزدیک می‌شود به عبارت دیگر کسر $\frac{G_T}{G_{TU}}$ به یک نزدیک خواهد شد. به وسیله عدد شایستگی U بیشینه خطای ممکن برای $\frac{G_T}{G_{TU}}$ تعیین خواهد شد:

$$\frac{1}{(1+U)^2} < \frac{G_T}{G_{TU}} < \frac{1}{(1-U)^2} \quad (26-2)$$

به عنوان نمونه، اگر $U=0.02$ باشد، داریم $0.96 < \frac{G_T}{G_{TU}} < 1.04$ که برای بعضی طراحی‌ها این خطا به حد کافی کوچک می‌باشد.

۲-۱-۵) پایداری

تقویت‌کننده یک مدار فعال^۱ است، به این معنا که در آن از عناصر فعال (مانند ترانزیستور، لامپ خلأ و دیود) استفاده شده است. اما جایگاه این عناصر فقط در هسته تقویت‌کننده است. به عبارت دیگر شبکه‌های تطبیق، منبع و بار تنها از عناصر غیرفعال^۲ تشکیل شده‌اند. Z_S نشان داده شده در شکل (۲-۴) که امپدانس دیده شده از درگاه سمت راست شبکه تطبیق ورودی به سوی منبع می‌باشد، دارای عنصر فعالی نیست، پس قسمت حقیقی Z_S همواره مثبت است. به دلیل مشابه قسمت حقیقی امپدانس بار یعنی Z_L همواره مثبت است. این موضوع را می‌توان به طور معادل، با ضریب بازتاب بیان کرد چراکه داریم [۸]:

$$\Gamma_S = \frac{Z_S - Z_0}{Z_S + Z_0} \quad (27-2)$$

¹ Active

² Passive

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (28-2)$$

بنابر روابط (27-2) و (28-2) مثبت بودن قسمت حقیقی امپدانس منبع و بار، معادل است با $|\Gamma_S| < 1$ و $|\Gamma_L| < 1$ ، اما از طرفی طبق روابط (2-12) و (2-13) به ازای مقادیری از پارامترهای S، ممکن است $|\Gamma_{IN}| > 1$ و یا $|\Gamma_{OUT}| > 1$ شود. این به آن معنا است که امکان نوسان در تقویت کننده وجود دارد.

حال اگر در یک تقویت کننده علاوه بر اندازه ضرایب بازتاب بار و منبع (Γ_S و Γ_L)، اندازه ضرایب بازتاب ورودی و خروجی (Γ_{OUT} و Γ_{IN}) نیز کوچکتر از یک باشند، آن تقویت کننده پایدار غیرمشتروط¹ است به شرطی که

$$|S_{11}| < 1 \text{ و } |S_{22}| < 1$$

یعنی به ازای هر امپدانس غیرفعال منبع و بار، تقویت کننده در بسامد موردنظر ناپایدار نخواهد شد. بدیهی است معنای پایداری مشروط² این است که به ازای برخی مقادیر امپدانس بار یا منبع، تقویت کننده ناپایدار خواهد بود.

در تقویت کننده یک طرفه از آنجایی که $\Gamma_{OUT} = S_{22}$ و $\Gamma_{IN} = S_{11}$ می باشد، برای پایداری نامشتروط تنها کافی است شرط $|S_{11}| < 1$ و $|S_{22}| < 1$ برقرار باشد.

برای تشخیص پایداری مشروط یا غیرمشتروط معیارهایی تعیین شده اند. یکی از این معیارها معیار K و Δ است [8]:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (29-2)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (30-2)$$

در صورت برقراری شرایط زیر، تقویت کننده پایدار غیرمشتروط است:

¹ Unconditionally stable

² Conditionally stability

$$K > 1 \text{ و } |\Delta| < 1$$

معیار دیگری به نام μ در [۶] معرفی شده است:

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}^*| + |S_{12}S_{21}|} \quad (۳۱-۲)$$

اگر $\mu > 1$ باشد آنگاه تقویت‌کننده پایدار غیرمشروط است. هر اندازه μ بزرگتر باشد، تقویت‌کننده پایدارتر است (که معادل است با دورتر بودن بسامدهای طبیعی مدار از محور $j\omega$).

در استفاده از یک ترانزیستور ریزموج باید وضعیت پایداری آن نه فقط در پهنای باند مورد استفاده بلکه در کل طیف (در عمل باید بازه محدودی را مورد ارزیابی قرار داد، مثلاً تا ده برابر کرانه بالای بازه بسامدی اصلی) سنجیده شود [۷]. در صورتی که در قسمتی از طیف، $K < 1$ یا $\mu < 1$ باشد، باید ترانزیستور پایدارسازی شود. درباره روش‌های پایدارسازی در فصل ۴ صحبت خواهد شد.

۲-۱-۶) عدد نویز

عدد نویز یک تقویت‌کننده ریزموج عبارت است از نسبت توان نویز قابل دسترس کل در خروجی تقویت‌کننده به توان نویز قابل دسترس در خروجی ناشی از منبع نویز ورودی، رابطه زیر بیانگر این موضوع است [۸]:

$$F = \frac{P_{NO}}{P_{Ni}G_A} \quad (۳۲-۲)$$

که P_{NO} توان نویز قابل دسترس کل در خروجی تقویت‌کننده و P_{Ni} توان نویز قابل دسترس در ورودی تقویت‌کننده و G_A بهره توان قابل دسترس هستند. در رابطه (۳۲-۲) P_{NO} شامل دو بخش است، یکی اثر منبع نویز در ورودی تقویت‌کننده که همان $P_{Ni}G_A$ است و دیگری اثر نویز ناشی از عناصر داخلی خود تقویت‌کننده می‌باشد. در یک تقویت‌کننده کم نویز تلاش می‌شود تا جای امکان اثر نویز ناشی از عناصر داخلی تقویت‌کننده کاهش پیدا کند و در نتیجه عدد نویز به یک نزدیک شود.

همچنین داریم [۸]:

$$G_A = \frac{P_{SO}}{P_{Si}} \quad (33-2)$$

بنابراین

$$F = \frac{P_{Si}/P_{Ni}}{P_{So}/P_{No}} \quad (34-2)$$

معمولاً عدد نویز را بر حسب دسیبل (dB) نشان می‌دهند. برای نشان دادن عدد نویز بر حسب دسیبل از عبارت زیر استفاده می‌کنیم

$$NF = 10 \log (F) \quad (35-2)$$

هرچه قدر عدد نویز یک تقویت‌کننده بر حسب دسیبل به صفر نزدیک‌تر شود، آن تقویت‌کننده کم نویزتر است.

۲-۱-۷) پهنای باند کسری

یک LNA پهن‌بند لازم است که در محدوده بسامدی موردنظر، بهره‌ای تخت^۱ داشته باشد. معیار تخت بودن بهره در طیف موردنظر، میزان تغییرات بهره است که ترجیحاً باید کمتر از ۱ دسیبل باشد [۷]. اما این موضوع به پهنای باند نیز وابسته است. به عبارت دیگر هرچه محدوده بسامدی طراحی بزرگ‌تر باشد، دستیابی به بهره تخت دشوارتر خواهد بود. یکی از معیارهای سنجش تخت بودن بهره یک تقویت‌کننده پهنای باند کسری^۲ آن است که به صورت زیر تعریف می‌شود [۸]:

$$\text{Fractional bandwidth} = \frac{\Delta\omega}{\omega_0} \quad (36-2)$$

که $\Delta\omega$ پهنای باند کاری موردنظر مدار و ω_0 بسامد مرکزی این بازه هستند.

در عمل هرچه پهنای باند کسری بیشتر باشد، دستیابی به بهره تخت دشوارتر خواهد بود.

¹ Flat

² Fractional bandwidth

۲-۱-۸) تلفات بازگشتی^۱

زمانی که بار با امپدانس مشخصه خط انتقال برابر نباشد، همه توان تولید شده در منبع سیگنال به بار نخواهد رسید و بخشی از توان برمی گردد. این نوع اتلاف توان، تلفات بازگشتی نامیده می شود [۶] و بر حسب dB به شکل زیر بیان می گردد:

$$RL = -20 \log (\Gamma_L) \quad (۳۷-۲)$$

که Γ ضریب بازتاب بار است و از رابطه زیر بدست می آید [۶]:

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (۳۸-۲)$$

که در آن Z_L امپدانس بار و Z_0 امپدانس مشخصه خط انتقال است. گاهی امپدانس بار در رابطه (۲-۳۸) می تواند امپدانس مشخصه خط انتقال دیگری باشد که به خط انتقال اول متصل گشته و از طریق آن توان را دریافت می کند.

نکته ای که مناسب است به آن اشاره شود این است که در برخی از متون هنگام گزارش RL، علامت منفی در رابطه (۲-۳۷) لحاظ نمی شود.

¹ Return loss

۲-۲) روش‌ها و کارهای گذشته

در این بخش به معرفی روش‌های اصلی طراحی WLNA و مرور بخشی از تلاش‌هایی که در این باره صورت گرفته است، پرداخته می‌شود.

۲-۲-۱) ساختار امیتر (سورس) مشترک

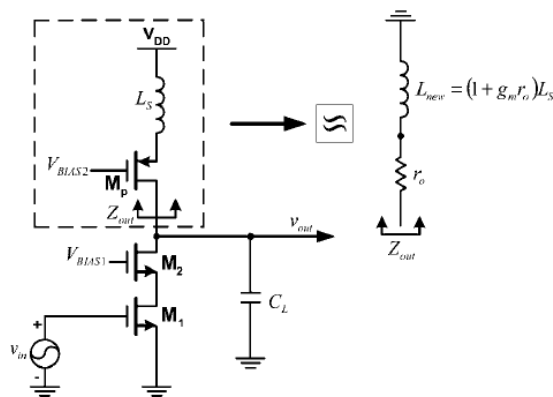
یک ساختار متداول در طراحی تقویت‌کننده‌ها ساختار امیتر (سورس) مشترک است. با طراحی مناسب در این ساختار می‌توان به بهره بالا دست یافت. در ادامه به یک روش متداول که بیشتر در ساختار سورس مشترک استفاده می‌شود و به افزایش پهنای باند کمک می‌کند، اشاره می‌شود.

سورس مشترک با بار خودالقایی^۱: بار مقاومتی به همراه خازن‌های موجود در خروجی (درین FET)، یک ثابت زمانی ایجاد می‌کند که می‌تواند باعث افت در بهره در بسامدهای بالا و کاهش پهنای باند پاسخ بسامدی شود [۷]. در این حالت مدار دارای یک قطب است. اگر به جای مقاومت، یک خودالقا قرار داده شود یا یک خودالقا با مقاومت سری گردد، آنگاه مدار دو قطب و یک صفر خواهد داشت و پاسخ بسامدی جابه‌جا می‌گردد. در این حالت پهنای باند پاسخ بسامدی افزایش می‌یابد [۹]. این روش را اوج دهندگی موازی^۲ نیز می‌گویند. میزان پهنای باند و میزان تخت بودن پاسخ بسامدی به مقدار خودالقا وابسته است. در [۱۰] مطابق شکل (۲-۳) به جای خودالقای تنها از یک ماسفت نوع P یا PMOSFET که خودالقا در سورس آن قرار گرفته است و درین آن به خروجی متصل می‌باشد، استفاده شده است (البته ساختار مورد استفاده در این مدار کسکود است که در بخش‌های بعدی توضیح داده می‌شود). به این وسیله عملاً مقدار خودالقا کم‌تر انتخاب می‌شود و در نتیجه سطح کمتری اشغال می‌کند، اما از دید درین ترانزیستور، مقدار آن بیشتر است. این کار برای مدارهای مجتمع^۳ که در آن‌ها سطح اشغالی روی تراشه اهمیت زیادی دارد مناسب است.

^۱ Inductive load

^۲ Shunt peaking

^۳ Integrated circuit



شکل (۲-۳) استفاده از PMOSFET برای افزایش خودالقایی در روش اوج دهنده‌گی موازی (مرجع: [۱۰])

۲-۲-۲ ساختار بیس (گیت) مشترک

به دلیل امپدانس ورودی کوچک ساختار بیس مشترک در BJT ها (یا گیت مشترک در FET ها)، این شیوه برای طراحی تقویت‌کننده‌های بسامد بالا با هدف تطبیق بهتر در ورودی، مورد توجه است [۱۱]. همچنین امپدانس ورودی ثابت پهن‌بند از مزایای بیس (گیت) مشترک می‌باشد [۱۲]. همچنین دستیابی به تطبیق امپدانس پهن‌بند در ورودی گیت مشترک، آسان‌تر از ساختار سورس مشترک است [۱۳]. گرچه ساختار بیس (گیت) مشترک معمولاً به تنهایی به کار نمی‌رود و با روش‌های دیگری به کار برده می‌شود (که در ادامه به بخشی از آن‌ها اشاره خواهد شد) اما در [۱۴] دو نوع LNA تک طبقه به صورت گیت مشترک با هدف افزایش خطسانی^۱ ارائه شده است.

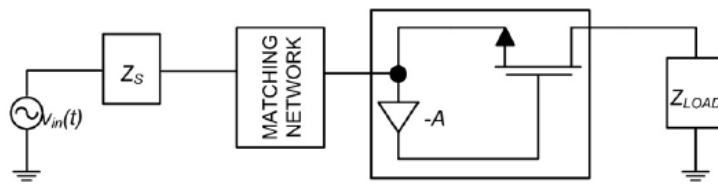
ساختار کسکود^۲: با روی هم بستن یک امیتر مشترک و یک بیس مشترک ساختار جدیدی به وجود می‌آید که به آن کسکود می‌گویند. این ساختار از مزیت بهره بالای امیتر مشترک و پهنای باند بیس مشترک همزمان استفاده می‌کند. در [۱۵] یک تقویت‌کننده دو طبقه برای بازه بسامدی فوق‌العاده پهن‌بند (UWB) پیشنهاد شده است که طبقه اول آن ساختار کسکود دارد و با روش استفاده مجدد جریان^۳، به طبقه دوم متصل شده است.

^۱ Linearity

^۲ Cascode

^۳ Current reuse

روش تقویت ترانسانیایی^۱ (g_m): شکل (۴-۲) تصویر یکی از شیوه‌های پیاده‌سازی روش تقویت g_m در ساختار گیت مشترک که در [13] ارائه شده است را نشان می‌دهد. در یک تقویت‌کننده UWB گیت مشترک، به کمک روش تقویت g_m ، عملکرد نویزی مدار، مستقل از پهنای باند سیگنال ورودی می‌شود (برخلاف سورس مشترک) و با افزایش بهره g_m (بهره A در شکل)، عدد نویز بهبود می‌یابد [13].



شکل (۴-۲) تصویر ساده از روش تقویت g_m به وسیله بلوک بهره در ساختار گیت مشترک (مرجع: [۱۳])

در [۱۶] به طور مشابه با قرار دادن یک بلوک بهره معکوس‌کننده به منظور تقویت g_m ، از این روش استفاده شده است. اما در کنار آن با استفاده از یک بلوک دیگر، سیگنال گیت را به درین منتقل می‌کند. در نتیجه نویز موجود در درین با معکوس خود جمع می‌شود و حذف نویز صورت می‌گیرد، در عین حال که سیگنال اصلی دو برابر می‌گردد. به این روش حذف نویز^۲ گفته می‌شود.

۳-۲-۲ استفاده از پس‌خورد^۳

همواره استفاده از پس‌خورد منفی یکی از راه‌های افزایش پهنای باند بوده است. روش پس‌خورد منفی می‌تواند در تقویت‌کننده‌های پهن‌بند با هدف فراهم کردن بهره تخت و کاهش VSWR ورودی و خروجی استفاده شود [۱۲]. همچنین استفاده از پس‌خورد منفی به افزایش پایداری تقویت‌کننده کمک می‌کند [۸۰].

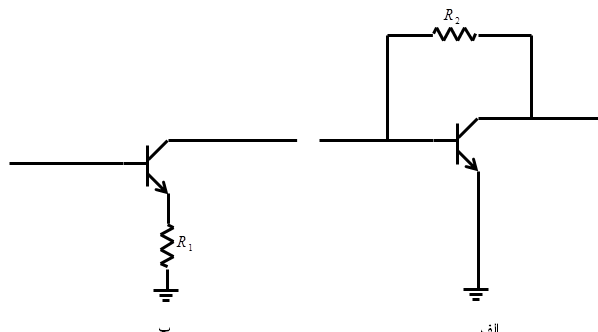
پس‌خورد منفی می‌تواند مقاومتی باشد که خود به دو حالت موازی و سری تقسیم می‌شود. شکل (۲-۵) این دو حالت را نشان می‌دهد. در شرایطی که با قرار دادن پس‌خورد موازی مقاومتی، فاز خروجی و

^۱ g_m boosted technique

^۲ Noise canceling

^۳ Feedback

ورودی یکی خواهند بود، اغلب از یک خودالقا به صورت سری با مقاومت، برای کاهش فاز پس‌خورد استفاده می‌شود تا از منفی بودن پس‌خورد اطمینان حاصل گردد [۱۷].



شکل (۵-۲) پس‌خورد منفی مقاومتی (الف) موازی (ب) سری

تقویت‌کننده ارائه شده در [۱۲] با دو طبقه ترانزیستوری و یک طبقه میانی که از خازن و خودالقا تشکیل شده است، طراحی شده است. در طبقه دوم این تقویت‌کننده که ساختار سورس مشترک دارد، از پس‌خورد موازی مقاومتی جهت افزایش پهنای باند و تخت شدن بهره، استفاده شده است. مرجع [۱۸] یک تقویت‌کننده تفاضلی^۱ را پیشنهاد داده است و با ترکیب پس‌خورد مقاومتی و روش حذف نویز، به تطبیق ورودی پهن‌باند، خطسانی و عملکرد نویزی خوب، دست یافته است. WLNA دیگری که گزارش شده است، برای کاربرد رادیوی نرم‌افزاری^۲ طراحی شده است [۱۷]. پهنای باند این رادیوی نرم‌افزاری ۱۳۶ مگاهرتز تا ۹۴۰ مگاهرتز می‌باشد. روش مورد استفاده در [۱۷]، پس‌خورد منفی است و از ترانزیستور BJT به علت بهره بالا و توان مصرفی کم و در عین حال عدد نویز قابل قبول استفاده شده است. تقویت‌کننده موردنظر برای بازه بسامدی ۱۰۰ مگاهرتز تا ۱۰۰۰ مگاهرتز طراحی شده است و از اهداف طراحی، بهره بیشتر از ۱۵ دسیبل، عدد نویز کمتر از ۱/۵ دسیبل و تلفات بازگشتی کمتر از ۱۰- دسیبل در ورودی و خروجی است. در [۱۷] هر دو پس‌خورد موازی و سری به کار رفته است، با ترسیم مدل سیگنال کوچک بسامد بالای BJT و در نظر گرفتن مقاومت‌های پس‌خورد سری و موازی، مدار جدیدی حاصل می‌شود و ماتریس ادمیتانس برای آن نوشته می‌-

¹ Differential

² Software defined radio (SDR)

شود. پارامترهای ماتریس ادمیتانس حاصل، به پارامترهای S تبدیل می‌شوند. این پارامترها بر حسب مقادیر مقاومت‌های پس‌خورد، امپدانس مشخصه و ترانسانایی بدست می‌آیند. با قرار دادن S_{11} و S_{22} برابر صفر، میان مقادیر عناصر مدار تعدادی روابط ریاضی حاصل می‌شود که با استفاده از آن‌ها می‌توان g_m را بر حسب سایر پارامترها از جمله S_{21} بدست آورد. به این ترتیب به ازای امپدانس مشخصه ۵۰ اهم و S_{21} مطلوب، ترانسانایی ترانزیستور بدست می‌آید و مقادیر مقاومت‌های پس‌خورد نیز محاسبه می‌شوند. مقادیر نهایی به کمک نرم‌افزار شبیه‌سازی بهینه می‌شوند. نتایج گزارش شده در [۱۷]، تغییرات ۰/۸ دسیبل در بهره تقویت‌کننده در کل بازه بسامدی را نشان می‌دهد. همچنین عدد نویز بدست آمده در شبیه‌سازی با مقدار اندازه‌گیری شده ۰/۲ دسیبل اختلاف دارد، که با توجه به اینکه عدد نویز از خطوط ریزنوار روی مدار چاپی و آثار لحیم‌کاری و کانکتورهای SMA، تاثیر می‌پذیرد، اختلاف ناچیز و قابل قبولی می‌باشد [۱۷].

۲-۲-۴) تقویت‌کننده متعادل^۱

در این تقویت‌کننده، دو ترانزیستور مشابه مورد استفاده قرار می‌گیرند و ورودی هر دو به یک تزویج‌کننده نود درجه^۲ متصل است. البته در واقع این دو ترانزیستور هر کدام خود یک تقویت‌کننده ساده هستند. سیگنال ورودی به درگاه اول تزویج‌کننده، با همان فاز از درگاه دوم که به یک ترانزیستور متصل است خارج می‌شود. در عین حال با همان دامنه اما نود درجه اختلاف فاز از درگاه سوم که به ترانزیستور دیگر متصل است خارج می‌گردد. هر دو سیگنال تقویت می‌شوند و توسط تزویج‌کننده خروجی، مجدداً ترکیب می‌گردند. از طرفی به علت اختلاف فاز نود درجه، زمانی که بخشی از موج در ورودی ترانزیستورها بازتاب شود، در تزویج‌کننده ورودی به گونه‌ای ترکیب می‌شوند که فازشان خلاف هم باشد. پس چون دامنه این امواج به علت یکسان بودن ترانزیستورها برابر است، همدیگر را خنثی می‌کنند. همین حالت برای خروجی نیز وجود دارد [۹]. تقویت‌کننده متعادل برای تطبیق امپدانس در

^۱ Balanced

^۲ 90° Coupler

پهنای باند زیاد، بسیار مفید است، البته پهنای باند تزویج کننده عامل محدود کننده است. از معایب آن پیچیدگی زیاد به علت داشتن دو تزویج کننده و دو ترانزیستور مشابه، می باشد. همچنین مصرف توان، نسبت به تقویت کننده تنها (تک ترانزیستور) دو برابر می گردد اما بهره تغییری نمی کند. از مزایای آن این است که در صورت از کار افتادن یکی از ترانزیستورها، مدار کار می کند و تنها ۶ دسیبل بهره تقویت کننده افت می کند [۶]. این روش برای بسامدهای پایین تر به علت افزایش ابعاد تزویج کننده و اشغال سطح مدار چاپی و در نتیجه افزایش هزینه، مناسب نیست. به عنوان مثال در [۱۷] استفاده از تقویت کننده متعادل برای بسامدهای کمتر از ۴۰۰ مگاهرتز نامناسب دانسته شده است. از طرفی LNA گزارش شده در [۱۹] با روش متعادل برای رادیوی نرم افزاری (بازه بسامدی ۱۳۶ تا ۹۴۱ مگاهرتز) طراحی شده است. گرچه ابعاد مدار به علت استفاده از استاب^۱، در مدار بایاس ترانزیستورها بزرگتر هم شده است اما جهت کاهش ابعاد تزویج کننده ها، از نوعی تزویج کننده استفاده شده است که نسبت به تزویج کننده معمول در همان بسامد، کوچک تر است. همچنین استفاده از قطعات کمتر در طراحی و ساخت مدار از دیگر مزایای آن ذکر شده است، چراکه با وجود تزویج کننده در ورودی و خروجی نیازی به عناصر غیر فعال^۲ به عنوان شبکه تطبیق نیست. تلفات بازگشتی در ورودی و خروجی LNA در [۱۹] بیشتر از ۱۰ دسیبل گزارش شده است.

۲-۲-۵) استفاده از شبکه تطبیق^۳ (فیلترها)

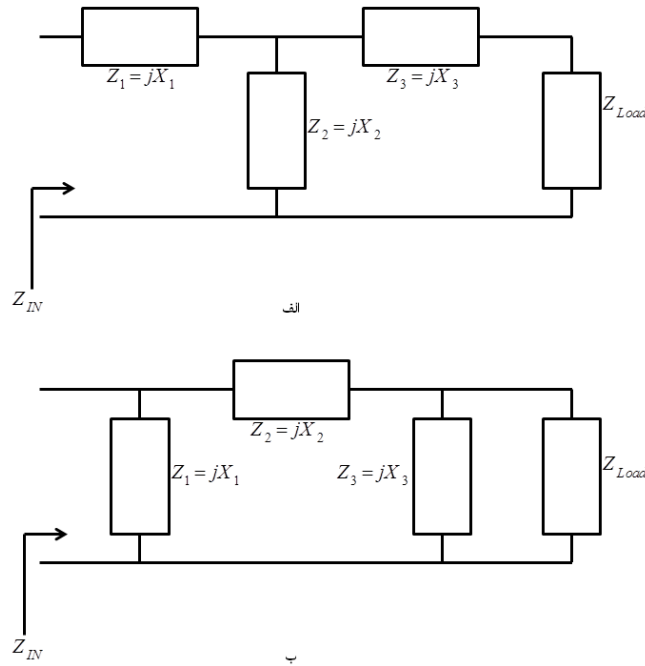
برای انتقال توان بیشتر باید میان بار و خط انتقال یا درگاه خروجی تقویت کننده، تطبیق امپدانس بهتری وجود داشته باشد. مثلاً در یک سیستم ۵۰ اهم، LNA برای بار ۵۰ اهم طراحی و آزمایش می شود اما معمولاً امپدانس ورودی و خروجی خود ترانزیستور یا هسته تقویت کننده، ۵۰ اهم نیست. در نتیجه برای انتقال حداکثر توان از شبکه هایی با عناصر غیر فعال استفاده می کنند که در واقع کار تبدیل امپدانس را انجام می دهند. شاید ساده ترین شبکه تطبیق، شبکه دو عنصری به نام شبکه L

^۱ Stub

^۲ Passive

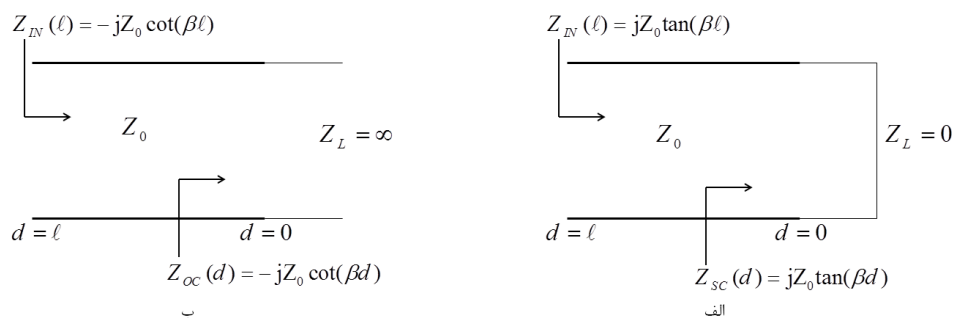
^۳ Matching network

باشد [۶]. این شبکه از دو عنصر غیر فعال تشکیل شده است و یک امپدانس دلخواه را به امپدانس سیستم تبدیل می‌کند. شبکه‌های کمی پیچیده‌تر، شبکه‌های سه عنصری π و T هستند که در شکل (۶-۲) دیده می‌شوند [۸]. در این شبکه نیز عناصر، غیر فعال هستند.



شکل (۶-۲) شبکه تطبیق سه عنصری الف) شبکه تی ب) شبکه پی

شبکه تطبیق لزوماً با عناصر فشرده درست نمی‌شود. با توجه به مبانی الکترومغناطیس و خطوط انتقال، امپدانس دیده شده از سر یک خط ریزنوار که انتهای آن مدار باز و یا اتصال کوتاه باشد، موهومی خالص است و با توجه به طول آن می‌تواند نقش یک خازن یا خودالقا را ایفا کند [۸] (شکل (۷-۲)). از این خاصیت در طراحی شبکه تطبیق با خطوط ریزنوار استفاده می‌شود.

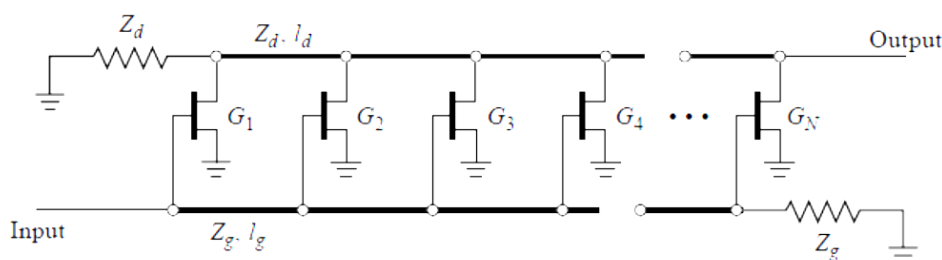


شکل (۷-۲) ساخت خازن و خودالقا با خطوط انتقال ریزنوار الف) اتصال کوتاه ب) مدار باز

β در شکل (۷-۲) ثابت انتشار^۱ است که واحد آن رادیان بر متر می‌باشد [۸]. یک شبکه تطبیق می‌تواند یک فیلتر^۲ باشد. فیلتری که در بازه بسامدی مطلوب اجازه حداکثر عبور سیگنال را می‌دهد. از جمله فیلترهای استفاده شده برای LNAها فیلتر چبیشف^۳، فیلتر RLC دوتایی و فیلتر بالاگذر^۴ می‌باشد [۵]. در [۲۰] از یک فیلتر چبیشف مرتبه ۲ با هدف تطبیق امپدانس ورودی و کاهش عدد نویز استفاده شده است. مرتبه پایین فیلتر، سادگی و کوچک‌تر بودن آن را به همراه دارد.

۲-۲-۶) تقویت‌کننده توزیع‌شده^۵

تقویت‌کننده توزیع‌شده با پشت سر هم قرار گرفتن چند FET یکسان که گیتشان به یک خط انتقال با امپدانس مشخصه Z_g ، با فواصل l_g از هم و همچنین درینشان به خط انتقال دیگری با امپدانس مشخصه Z_d ، با فواصل l_d از هم، متصل است، ایجاد می‌شود (شکل (۸-۲)). به این گروه از LNA، تقویت‌کننده موج رونده^۶ نیز گفته می‌شود [۶]. با این روش، دستیابی به پهنای باند تا چندین دهه^۷ بسامدی، به همراه تطبیق امپدانس ورودی و خروجی خوب امکان‌پذیر است. اما قابلیت ایجاد بهره خیلی بالا و عدد نویز خیلی کم را ندارد. به طور کلی این گروه تقویت‌کننده در مقایسه با تقویت‌کننده‌های دیگر با بهره یکسان در پهنای باند باریک‌تر، اندازه و ابعاد بزرگتری دارد [۶].



شکل (۸-۲) ساختار کلی یک تقویت‌کننده توزیع‌شده (مرجع: [۶])

¹ Propagation constant

² Filter

³ Chebyshev

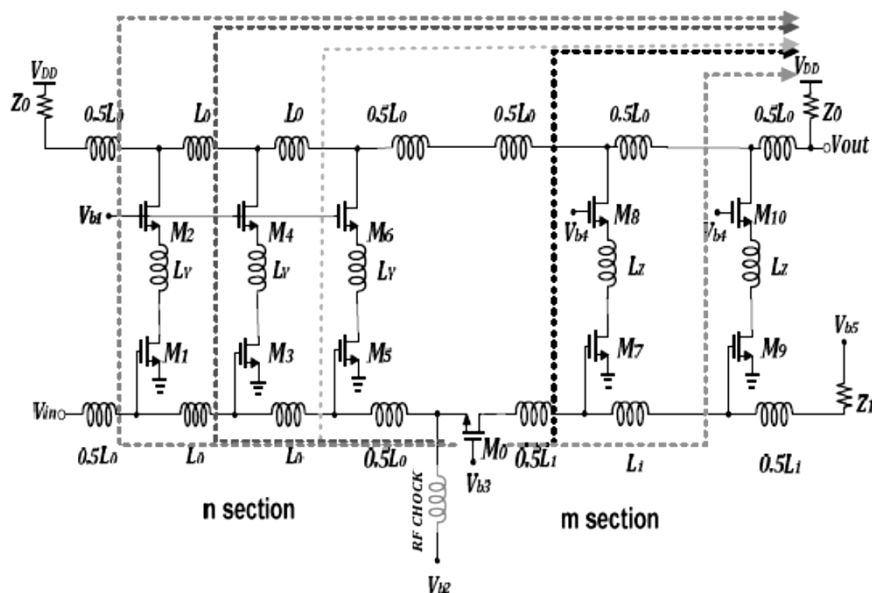
⁴ High pass

⁵ Distributed

⁶ Traveling wave amplifier

⁷ Decade

مرجع [۲۱] از ختم‌شدگی فعال^۱ در تقویت‌کننده توزیع‌شده خود استفاده کرده است و آن را تقویت-کننده توزیع‌شده با ختم‌شدگی فعال^۲ یا به اختصار ATDA نامیده است. شکل (۹-۲) این ساختار را نشان می‌دهد. یک ترانزیستور گیت مشترک برای تطبیق امپدانس در مسیر گیت‌ها قرار داده شده است. در این روش بدون افزایش توان مصرفی، بهره افزایش یافته است [۲۱].



شکل (۹-۲) ساختار توزیع شده پیشنهادی در [۲۱] (ATDA) (مرجع: [۲۱])

¹ Active termination

² Actively terminated distributed amplifier

فصل ۳

تحلیل گر شبکه،

کالبراسیون و

de-embedding

۳-۱) تحلیل‌گر شبکه برداری

تحلیل‌گر شبکه برداری^۱ (VNA) که در این نوشتار تحلیل‌گر شبکه گفته می‌شود، ابزاری برای سنجش دامنه و فاز امواج منتقل شده یا بازتاب شده از یک شبکه و یا به طور کلی پارامترهای S آن شبکه است. تحلیل‌گرهای شبکه معمولاً دو درگاه یا چهار درگاه هستند. تحلیل‌گر شبکه دو درگاه دارای یک درگاه برای ارسال توان و دریافت بازتاب آن و یک درگاه برای دریافت توان منتقل شده از مدار مورد سنجش است. به درگاهی که برای ارسال توان انتخاب می‌شود، درگاه محرک گفته می‌شود. در گونه‌های چهار درگاه، یک درگاه به عنوان محرک انتخاب می‌شود و سه درگاه دیگر فقط می‌توانند توان را دریافت کنند. هر کدام از درگاه‌ها می‌تواند درگاه محرک قرار داده شود که در این حالت سایر درگاه‌ها حتماً باید دریافت‌کننده توان باشند (درگاه‌های تحلیل‌گر شبکه همزمان با هم فرستنده توان نخواهند بود). شکل (۳-۱) دو گونه تحلیل‌گر شبکه را نشان می‌دهد. شکل (۳-۱-الف) مربوط به تحلیل‌گر شبکه دو درگاه مدل 8720C محصول شرکت hp (این شرکت به Agilent و سپس به keysight تغییر نام داده است) می‌باشد و شکل (۳-۱-ب) مربوط به تحلیل‌گر شبکه مدل AT3022 محصول شرکت ATEN می‌باشد. این مدل برخلاف حالت معمول یک درگاه دارد که همواره به عنوان محرک است و هیچ توان دریافت شده‌ای را اندازه‌گیری نمی‌کند و دو درگاه دیگر دارد که همواره دریافت‌کننده توان هستند.



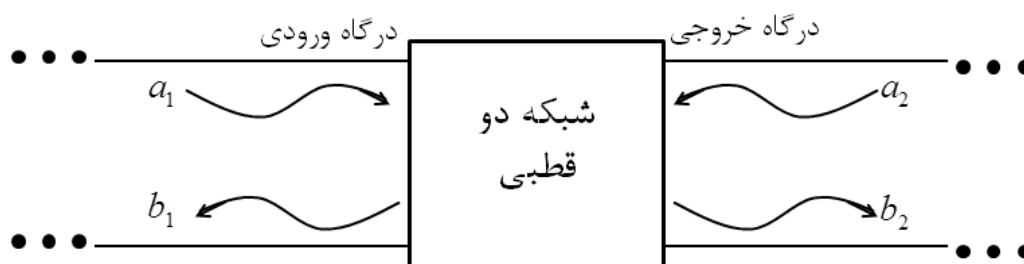
ب

الف

شکل (۳-۱) نمونه‌هایی از تحلیل‌گر شبکه، الف) مدل 8720C ب) مدل AT3022

¹ Vector network analyzer

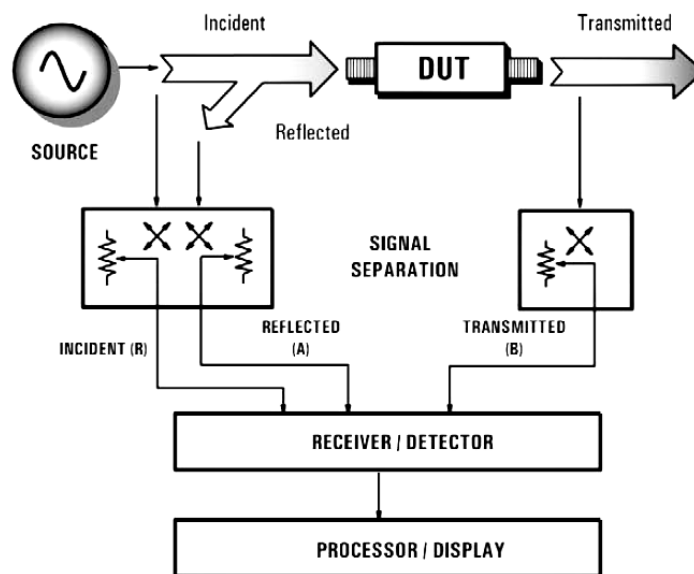
همان طور که در فصل دوم اشاره شد مطابق شکل (۲-۳) برای بدست آوردن پارامتر S_{11} باید $\frac{b_1}{a_1}$ و برای S_{21} باید $\frac{b_2}{a_1}$ هر دو را در حالت صفر بودن a_2 یعنی ختم‌شدگی تطبیق یافته در درگاه دوم، اندازه‌گیری نمود. به طور مشابه می‌توان S_{12} و S_{22} را به ترتیب با اندازه‌گیری $\frac{b_1}{a_2}$ و $\frac{b_2}{a_2}$ در حالت ختم-شدگی تطبیق یافته در ورودی بدست آورد.



شکل (۲-۳) شبکه دو درگاه و امواج نرمالیزه در درگاه ورودی و خروجی

به عنوان مثال برای اندازه‌گیری S_{11} و S_{21} یک مدار (شبکه) دو درگاه، به وسیله تحلیل‌گر شبکه، باید درگاه ورودی مدار به درگاه محرک تحلیل‌گر شبکه متصل شود. سیگنال از درگاه محرک به مدار مورد سنجش ارسال می‌گردد و بخشی از آن از درگاه ورودی مدار بازتاب خواهد شد. همچنین بخش دیگری از سیگنال فرستاده شده به وسیله مدار مورد سنجش به درگاه دوم تحلیل‌گر شبکه منتقل می‌شود. تحلیل‌گر شبکه باید به نحوی سیگنال فرستاده شده، بازتاب شده و منتقل شده را دریافت و دامنه و فاز آن‌ها را اندازه‌گیری کند. شکل (۳-۳) یک نمای تقریبی از این فرایند را نشان می‌دهد. برای این کار سه گیرنده لازم است تا تمام یا کسری از سیگنال فرستاده شده به یکی از آن سه گیرنده داده شود و سیگنال بازتابیده و منتقل شده نیز هر کدام توسط دو گیرنده دیگر دریافت شوند. در مرحله بعد خروجی این گیرنده‌ها به بخش پردازشگر رقمی^۱ تحلیل‌گر شبکه برای آشکارسازی و پردازش، داده می‌شود و نهایتاً پارامترهای S نمایش داده می‌شوند. این فرایند می‌تواند به طور مشابه برای اندازه‌گیری S_{12} و S_{22} نیز انجام شود. در این حالت درگاه دیگر تحلیل‌گر شبکه، محرک خواهد بود و نیازی به جداسازی اتصالات و چرخاندن مدار نمی‌باشد.

¹ Digital



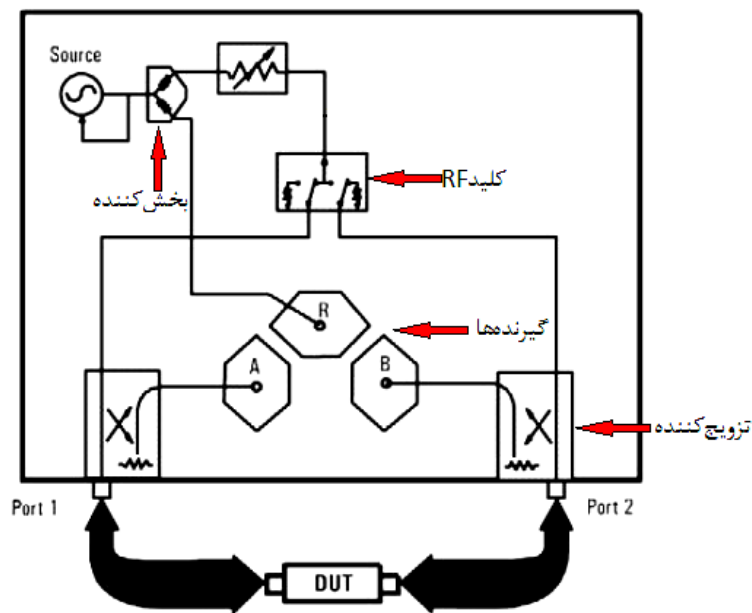
شکل (۳-۳) نمای ساده از امواج ارسال شده، بازتاب شده و منتقل شده در یک تحلیل گر شبکه (مرجع: [۲۲])

این شیوه در مدل 8720C قابل اجرا است، اما در مدل AT3022 که تنها یک درگاه، محرک است، باید بعد از سنجش S_{11} ، مدار را جدا نمود و درگاه دوم آن را به درگاه محرک تحلیل گر شبکه متصل و S_{22} را اندازه گیری کرد. در عمل تحلیل گر شبکه دارای بخش هایی مانند تزویج کننده جهت دار^۱، کلید^۲ RF و بخش کننده^۳ است. شکل (۴-۳) نمای قسمتی از این ادوات درون تحلیل گر شبکه را نشان می دهد. سیگنال RF به وسیله منبع داخل تحلیل گر شبکه تولید می شود. این سیگنال توسط بخش کننده به دو مسیر هدایت می شود. یک مسیر به گیرنده مرجع ختم می شود که به این وسیله نمونه ای از سیگنال ارسال شده اندازه گیری می شود. مسیر دوم به کمک کلید RF به یکی از درگاه ها که به عنوان درگاه محرک انتخاب شده است، می رسد و از طریق یک تزویج کننده سه درگاه به بیرون هدایت می شود. این سیگنال پس از رسیدن به شبکه مورد سنجش، مقداری از آن از درگاه مدار بازتاب می شود و مقداری منتقل می گردد. سیگنال بازتاب شده به وسیله تزویج کننده به سمت گیرنده دیگری می رود. به طور مشابه سیگنال منتقل شده، به وسیله تزویج کننده درگاه دوم به سمت گیرنده مخصوص همان درگاه هدایت می شود.

¹ Directional coupler

² Switch

³ Splitter



شکل (۳-۴) نمای برخی از ادوات مورد استفاده در تحلیل گر شبکه (مرجع: [۲۲] با تغییرات)

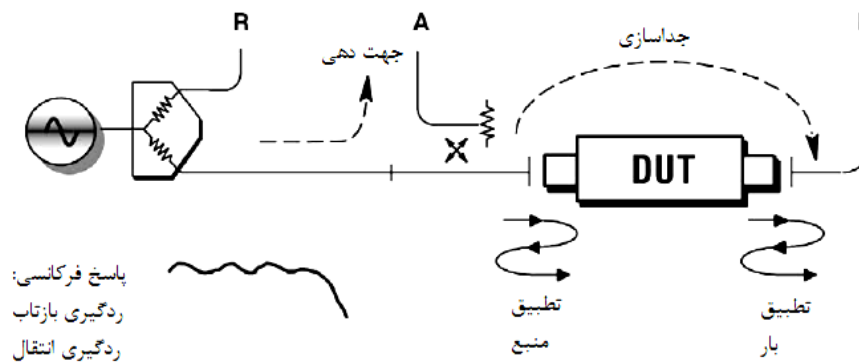
در اندازه گیری یک شبکه دو درگاه به وسیله تحلیل گر شبکه، عواملی وجود دارند که موجب ایجاد خطا می شوند. گروهی از خطاها در هر بار انجام آزمایش تغییر می کنند که به آن ها خطاهای تصادفی^۱ می گویند. تعدادی دیگر به علت تغییر شرایط محیطی مثل دما ایجاد می شوند که به آن ها خطاهای لغزشی^۲ گفته می شود، اما گروهی از خطاها تکرار شونده هستند و در همه اندازه گیری ها به طور یکسان وجود دارند. به این دسته، خطاهای منظم^۳ گفته می شود. این خطاها ناشی از ایده آل نبودن ادوات داخل تحلیل گر شبکه و اثرات ادوات اندازه گیری مانند کابل ها، کانکتورها، عدم تطبیق در اتصالات و تزویج های ناخواسته است. بنابراین نتیجه اندازه گیری، از این عوامل تأثیر خواهد گرفت. شکل (۳-۵) عوامل ایجاد خطاهای منظم را نشان می دهد. اولین خطا، خطای جهت دهی می باشد که ناشی از نشتی سیگنال از درگاه یک به سه در تزویج کننده است. چراکه در یک تزویج کننده جهت دار آرمانی، سیگنالی که از درگاه یک وارد می شود تماماً به درگاه دوم منتقل می شود و هیچ بخشی از آن به درگاه سوم نمی رسد. همچنین سیگنالی که از درگاه دوم وارد می شود تماماً به درگاه سوم منتقل

¹ Random

² Drift

³ Systematic

می‌شود و هیچ بخشی از آن به درگاه اول وارد نمی‌شود. خطاهای تطبیق منبع و بار به خاطر عدم تطبیق کامل در درگاه‌های تحلیل‌گر شبکه رخ می‌دهد. خطای جداسازی به معنای میزان نفوذ ناخواسته یا نشت سیگنال از یک درگاه به درگاه دیگر است.

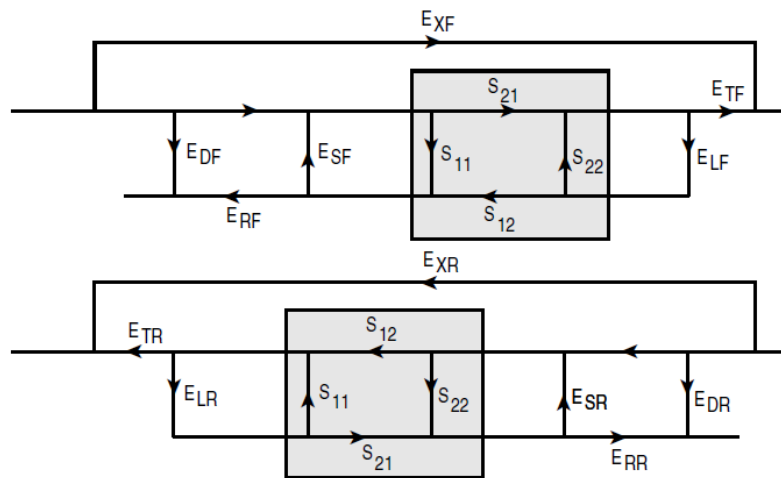


شکل (۳-۵) خطاهای منظم تحلیل‌گر شبکه (مرجع: [۲۲] با تغییرات)

این خطا در بعضی موارد مانند کلیدهایی که جدا بودن درگاه‌هایشان خیلی مهم است، مورد توجه قرار می‌گیرد [۲۲]. خطاهای ردگیری بازتاب و انتقال به دلیل ایجاد اختلاف بین پاسخ فرکانسی گیرنده مرجع با دو گیرنده دیگر به وجود می‌آید.

۲-۳) کالیبراسیون

برای رسیدن به مقادیر پارامترهای دقیق خود مدار مورد سنجش (بدون اثرات جانبی)، باید خطاهای منظم از نتایج اندازه‌گیری حذف شوند. به فرایند حذف اثر خطاهای منظم یک تحلیل‌گر شبکه، "کالیبراسیون تحلیل‌گر شبکه" گفته می‌شود. خطاهای منظم به کمک نمودار گردش سیگنال به دو صورت کلی نمایش داده می‌شوند. این دو روش عبارت هستند از بردارهای خطای دوازده‌گانه و بردارهای خطای هشت‌گانه که اولی همه اثرات ناشی از ادوات اندازه‌گیری را مدل می‌کند اما در دومی برخی حالت‌ها در نظر گرفته نمی‌شود. شکل (۶-۳) بردارهای خطای دوازده‌گانه را نشان می‌دهد. ۶ بردار در جهت رو به جلو با پسوند F و ۶ بردار در جهت معکوس با پسوند R تعریف شده‌اند که هر کدام نماینده یک نوع خطای ناشی از ادوات است.



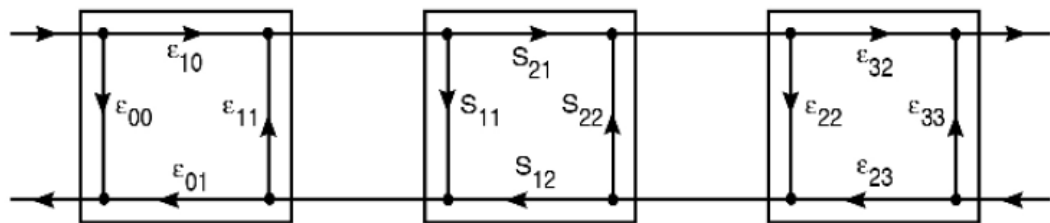
شکل (۶-۳) مدل خطاهای منظم دوازده‌گانه تحلیل‌گر شبکه (مرجع: [۲۳])

در شکل (۶-۳) پارامترهای S که در ناحیه خاکستری رنگ نشان داده شده‌اند، همان پارامترهای اصلی مدار مورد سنجش هستند و با حذف اثر بردارهای خطا بدست می‌آیند. سایر بردارها همان خطاهای منظم می‌باشند که به این صورت نام‌گذاری می‌شوند:

E_D : خطای جهت‌دهی، E_X : خطای جداسازی، E_L : خطای تطبیق بار

E_S : خطای تطبیق منبع، E_T : خطای ردگیری انتقالی، E_R : خطای ردگیری بازتابی

در مدل دیگر که ۸ بردار خطا در نظر گرفته می‌شوند در واقع همان خطاهای مدل قبلی مطرح هستند و تنها دو خطا در اینجا نادیده گرفته می‌شوند که خطاهای جداسازی می‌باشند (E_{XF}, E_{XR}). با محاسبه ۱۰ عبارت باقیمانده، ۸ بردار خطا پیدا می‌شوند. شکل (۷-۳) نمایی از مدل ۸ عبارته خطا را نشان می‌دهد.



شکل (۷-۳) مدل خطاهای منظم هشت‌گانه تحلیل‌گر شبکه (مرجع: [۲۳])

در واقع در مدل ۸ عبارته دو نمودار رو به جلو و معکوس در یک نمودار گردش سیگنال جا داده شده‌اند. در این حالت بردارهای خطا به این صورت تعریف می‌شوند:

$$\varepsilon_{10}\varepsilon_{01} = E_{RF} \quad \varepsilon_{23}\varepsilon_{32} = E_{RR} \quad \varepsilon_{10}\varepsilon_{32} = E_{TF}$$

$$\varepsilon_{01}\varepsilon_{23} = E_{TR} \quad \varepsilon_{11} = E_{SF}, E_{LR} \quad \varepsilon_{22} = E_{SR}, E_{LF}$$

$$\varepsilon_{00} = E_{DF} \quad \varepsilon_{33} = E_{DR}$$

برای نمونه، E_{RF} که ردگیری بازتابی رو به جلو است برابر با حاصل ضرب $\varepsilon_{10}\varepsilon_{01}$ می‌باشد و ε_{11} جایگزین هر دو عبارت E_{SF} و E_{LR} در مدل دوازده‌گانه است. به فرایند ریاضی حذف بردارهای خطا، "تصحیح خطا" گفته می‌شود. با دانستن مقادیر بردارهای خطا و قرار دادن آن‌ها و پارامترهای S اندازه‌گیری شده در معادلات ریاضی مربوطه، پارامترهای پراکندگی اصلی قطعه مورد سنجش بدست می‌آید. در این نوشتار این معادلات ریاضی آورده نشده است و برای توضیح بیشتر می‌توان به [۲۲] مراجعه نمود. حال سوال مهم اینجا است که چگونه بردارهای خطا بدست می‌آیند. برای بدست آوردن

خطاهای منظم باید مدارهایی را اندازه‌گیری کرد که پارامترهای S آن‌ها شناخته شده باشند. با مقایسه پارامترهای اندازه‌گیری شده با آنچه که مورد انتظار است و انجام تعدادی عملیات ریاضی می‌توان مقادیر بردارهای خطا را بدست آورد. به این مدارها که پارامترهای پراکندگی شناخته شده‌ای دارند، "استانداردهای کالیبراسیون" گفته می‌شود. روش‌های کالیبراسیون بر حسب نوع و تعداد این استانداردها تفکیک می‌شوند.

۳-۲-۱) کالیبراسیون S.O.L.T^۱

S.O.L.T از متداول‌ترین روش‌های کالیبراسیون است که به وسیله آن می‌توان یک شبکه دو درگاه را به طور کامل^۲ کالیبره کرد. یعنی تمام بردارهای خطا بدست می‌آیند و اثرشان حذف می‌شود. در این روش از سه استاندارد امپدانس و یک استاندارد انتقال استفاده می‌شود. همه استانداردها ساختار هم‌محور دارند. این چهار استاندارد کالیبراسیون که به صورت نمادی در شکل (۳-۸) دیده می‌شوند، در ادامه معرفی می‌شوند.

استاندارد مدار باز^۳: زمانی که موج به مدار باز ایده‌آل می‌رسد باید تمام آن بازتابیده شود. یعنی ضریب بازتاب مدار باز برابر با یک، و ضریب انتقال آن صفر است.

استاندارد اتصال کوتاه^۴: زمانی که موج به اتصال کوتاه ایده‌آل می‌رسد باید تمام آن بازتابیده شود. یعنی ضریب بازتاب اتصال کوتاه برابر با یک، و ضریب انتقال آن صفر است.

استاندارد بار^۵: زمانی که کابلی که سیگنال را از تحلیل‌گر شبکه به درگاه مدار می‌رساند به بار تطبیق تطبیق شده ختم شود، تمام موج جذب بار می‌شود و بازتابی صورت نمی‌گیرد. همچنین هیچ بخشی از سیگنال به درگاه دوم تحلیل‌گر شبکه نمی‌رسد.

¹ Short-Open-Load-Thru

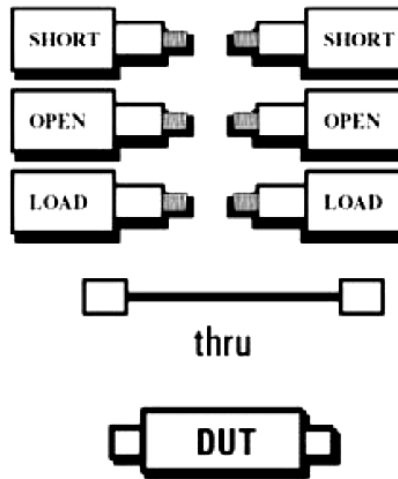
² Full two port

³ Open

⁴ Short

⁵ Load

استاندارد گذر بدون تاخیر^۱: با اتصال دو درگاه به هم به وسیله این استاندارد، عبور سیگنال بدون ایجاد اختلاف فاز یا تأخیر در آن صورت می‌گیرد. دامنه سیگنال نیز تغییری نمی‌کند (بدون تلفات).



شکل (۳-۸) تصویر نمادین استانداردهای کالیبراسیون SOLT (مرجع: [۲۲])

برای حذف اثر همه خطاهای منظم باید هر درگاه تحلیل‌گر شبکه به سه استاندارد امپدانس یعنی مدار باز، اتصال کوتاه و بار، متصل شود. برای هر استاندارد و برای هر درگاه به صورت جداگانه با استفاده از صفحه کلید کاربر تحلیل‌گر شبکه، گزینه کالیبره کردن همان استاندارد و همان درگاه انتخاب و اجرا می‌شود. همچنین استاندارد گذر بدون تاخیر (thru)، باید بین دو درگاه تحلیل‌گر شبکه قرار داده شود و گزینه مربوط به آن اجرا شود. با این هفت مرحله تمامی بردارهای خطا به جز خطای جداسازی (E_{XF}, E_{XR}) محاسبه و در تحلیل‌گر شبکه ذخیره می‌شوند. برای اندازه‌گیری خطای جداسازی لازم است استاندارد بار به هر دو درگاه تحلیل‌گر شبکه متصل شود و با اجرای گزینه مربوط به آن بردارهای E_{XF} و E_{XR} نیز بدست می‌آیند. بعد از این عملیات، در اندازه‌گیری‌های بعدی اثر همه خطاها به وسیله خود تحلیل‌گر شبکه از نتایج اندازه‌گیری حذف خواهند شد و پارامترهای پراکندگی اصلی مدار مورد سنجش بدست خواهند آمد. شکل (۳-۹) جعبه استانداردهای کالیبراسیون 85052D محصول شرکت Agilent را نشان می‌دهد. این مجموعه شامل استانداردهای مدار باز، اتصال کوتاه و

¹ Thru

بار است که هر کدام با دو نوع اتصال مادگی^۱ و نری^۲ موجود هستند، همچنین سه نوع مبدل کانکتور نیز در این جعبه کالیبراسیون قرار داده شده است که به عنوان استاندارد thru قابل استفاده هستند.



شکل (۹-۳) استانداردهای SOLT در جعبه کالیبراسیون 85052D محصول شرکت Agilent

۳-۲-۲) کالیبراسیون T.R.L^۳

بعد از SOLT کالیبراسیون TRL متداول ترین شیوه کالیبره کردن شبکه‌های دو درگاه است. این روش به طور ویژه برای محیط‌های ریزموج غیر هم‌محور^۴ مانند مدار چاپی، روی تراشه، و موج‌بر مورد استفاده قرار می‌گیرد. در شکل (۱۰-۳) نمونه‌هایی از استانداردهای این کالیبراسیون دیده می‌شوند.



شکل (۱۰-۳) نمونه‌ای از استانداردهای TRL با افزاره‌های خط ریزنوار (مرجع: [۲۴])

مزیت اصلی روش TRL ساده بودن ساخت استانداردهای آن در محیط‌های غیر هم‌محور است چراکه ساخت استاندارد مدار باز در محیط غیر هم‌محور در فرکانس‌های ریزموج [۲۲] و همچنین ساخت یک بار کاملاً مقاومتی کیفیت بالا با خطوط ریزنوار آن هم به صورت پهن‌بند، کار دشواری است [۲۳]. در

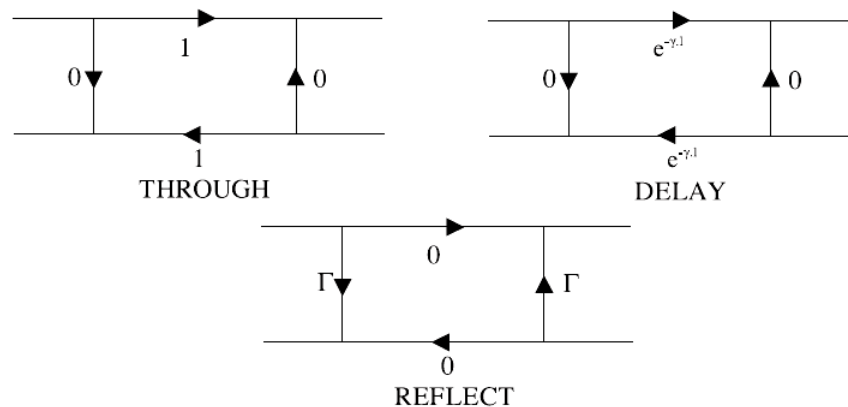
^۱ Female

^۲ Male

^۳ Thru-Reflect-Line

^۴ Non-coaxial

این روش سه استاندارد وجود دارند؛ استاندارد thru، استاندارد بازتاب (مانند اتصال کوتاه) و استاندارد خط که در شکل (۱۱-۳) پارامترهای پراکندگی آنها به صورت نمودار گردش سیگنال دیده می‌شود.



شکل (۱۱-۳) پارامترهای پراکندگی استانداردهای TRL به صورت نمودار گردش سیگنال (مرجع: [۲۵])

در این پایان‌نامه TRL در محیط مدار چاپی و خط ریزنوار مد نظر می‌باشد. در ادامه این بخش ملاحظات هر کدام از استانداردها توضیح داده خواهد شد [۲۳ و ۲۴]:

استاندارد گذر بدون تاخیر (thru): این استاندارد با اتصال مستقیم درگاه اول مدار چاپی به درگاه دوم آن یا به عبارت دیگر برقراری اتصال کوتاه بین دو درگاه تحلیل‌گر شبکه روی مدار چاپی به کمک خط ریزنوار، ایجاد می‌شود. البته طول این اتصال می‌تواند غیر صفر هم باشد که در ادامه بیشتر توضیح داده می‌شود. برای این استاندارد دو حالت می‌توان در نظر گرفت:

- با طول صفر^۱:

در این حالت تلفات خط انتقال و امپدانس مشخصه خط اهمیتی ندارد.

$$S_{11} = S_{22} = 0, S_{12} = S_{21} = 1 \angle 0^\circ$$

- با طول غیر صفر^۲:

امپدانس مشخصه باید با امپدانس مشخصه استاندارد خط، یکی باشد.

نیازی به دانستن تضعیف^۱ در این استاندارد نیست.

¹ Zero length

² Non-zero length

اگر خط thru به عنوان صفحه مرجع (در بخش (۳-۳) توضیح داده خواهد شد) انتخاب شود،

طول الکتریکی^۲ آن باید به دقت مشخص و در نظر گرفته شود.

استاندارد بازتاب: برای اندازه‌گیری این استاندارد نیاز به اتصال یک مدار با ضریب بازتاب زیاد، به هر

درگاه تحلیل‌گر شبکه به صورت جدا می‌باشد. اما هر دو مدار باید دقیقاً یکسان باشند یا یک مدار به

نوبت به درگاه‌های تحلیل‌گر شبکه متصل شود. برای مثال این استاندارد می‌تواند اتصال کوتاه باشد.

- دامنه ضریب بازتاب در این حالت به شکل بهینه یک است. اما دانستن دقیق آن نیازی نیست.

- فاز ضریب بازتاب باید مشخص باشد و مقداری در محدوده $\pm \frac{1}{4}$ طول موج یا $\pm 90^\circ$ داشته

باشد.

- اگر این استاندارد به عنوان صفحه مرجع انتخاب شود، پاسخ فاز باید به خوبی مشخص و در

نظر گرفته شود.

استاندارد خط: با قرار دادن یک خط ریزنوار بین درگاه اول و دوم مدار چاپی ایجاد می‌شود که طول

این خط از قاعده خاصی پیروی می‌کند. به این استاندارد، خط تاخیر^۳ هم گفته می‌شود. زیرا با قرار

دادن یک خط با طول بیشتر از استاندارد thru، فاز ضرایب انتقال تغییر می‌کند و درواقع تاخیر ایجاد

می‌شود.

- امپدانس مشخصه استاندارد خط، باید امپدانس مشخصه سیستم باشد. ($S_{11} = S_{22} = 0$)

- نیازی به دانستن تضعیف در این استاندارد نیست.

- طول الکتریکی یا فاز (S_{21} و S_{12}) این استاندارد نباید با استاندارد گذر بدون تاخیر (thru) با

طول صفر یا غیرصفر، برابر باشد. اختلاف طول الکتریکی بین این دو استاندارد باید در

محدوده $\pm n \times 180^\circ$ (و 160° و 20°) باشد.

- مشخصات تأخیر فاز استاندارد خط باید در محدوده $\pm \frac{1}{4}$ طول موج یا $\pm 90^\circ$ معلوم باشد.

¹ Attenuation

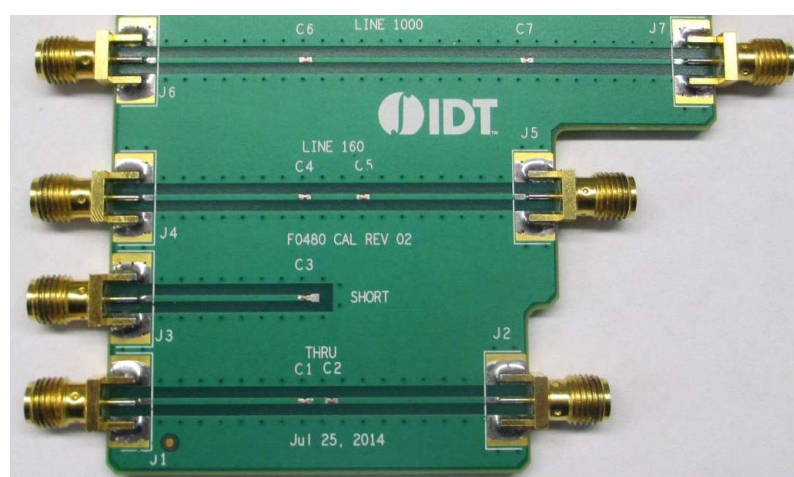
² Electrical length

³ Delay line

- طول بهینه استاندارد خط، به گونه‌ای است که طول الکتریکی آن اندازه $\frac{1}{4}$ طول موج یا 90° ، در میانه بازه فرکانسی مطلوب، با thru اختلاف داشته باشد.

- یک خط برای بازه 8:1 (کرانه پایین فرکانس : بازه فرکانسی) قابل استفاده است. بنابراین برای محدوده فرکانسی بزرگتر، از خط‌های با طول‌های دیگر استفاده می‌شود.

شکل (۳-۱۲) تصویر استانداردهای TRL بر روی یک مدار چاپی را نشان می‌دهد. استاندارد خط با طول‌های مختلف در شکل دیده می‌شود.



شکل (۳-۱۲) نمونه‌ای از استانداردهای TRL بر روی یک مدار چاپی (مرجع: [۲۶])

نکات زیر در مورد استانداردهای TRL قابل توجه هستند.

در حالتی که استاندارد گذر بدون تاخیر (thru) با طول غیر صفر باشد به جای اصطلاح TRL از LRL^۱ هم استفاده می‌شود [۲۴].

همچنین گاهی امکان دارد از استاندارد تطبیق^۲ به جای Line یا در کنار آن استفاده شود. به این حالات کالیبراسیون TRM^۳ یا LRM^۴ گفته می‌شود [۲۴].

^۱ Line-Reflect-Line

^۲ Match

^۳ Thru-Reflect-Match

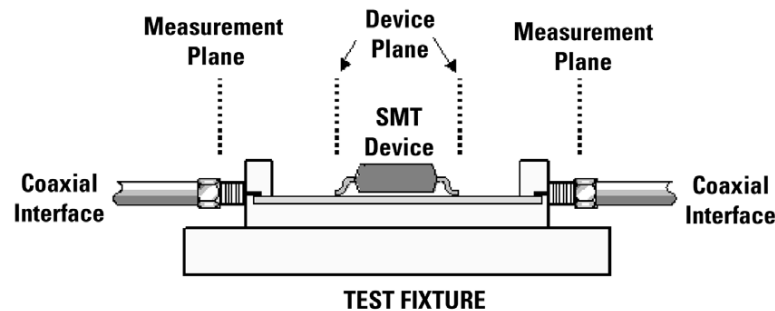
^۴ Line-Reflect-Match

de-embedding (۳-۳)

امروزه قطعات و مدارهای الکترونیکی زیادی با فناوری نصب روی سطح (SMT) ساخته و استفاده می‌شوند. به خاطر ابعاد کوچک این مدارها برای اندازه‌گیری پارامترهای گوناگونشان نمی‌توان آن‌ها را مستقیماً به ادوات اندازه‌گیری وصل کرد. به همین دلیل برای این کار از افزاره‌هایی مانند مدار چاپی استفاده می‌شود که قابلیت اتصال کانکتورهای مناسب به آنان وجود دارد و به راحتی به ادوات اندازه‌گیری متصل می‌شوند. مدار یا قطعه مورد سنجش که از این پس در این نوشتار به آن "قطعه" گفته می‌شود، روی این مدار چاپی نصب می‌گردد. همچنین به مجموعه مدار چاپی، اتصالات روی آن، کانکتورها و هر آنچه غیر از قطعه مورد نظر در این مجموعه وجود دارد، "افزاره" گفته می‌شود. در اندازه‌گیری پارامترهای پراکندگی قطعات SMD به وسیله تحلیل‌گر شبکه نیز همین وضعیت وجود دارد و باید از افزاره‌های مناسب برای این کار کمک گرفت. به محلی که پارامترهای پراکندگی از آنجا بدست می‌آیند و تا قبل از آن همه اثرات ناخواسته از نتایج اندازه‌گیری حذف می‌شوند (با کالیبراسیون) "صفحه مرجع"^۱ گفته می‌شود. هنگامی که بعد از کالیبراسیون تحلیل‌گر شبکه، افزاره-ای برای اندازه‌گیری پارامترهای پراکندگی یک قطعه روی آن، به تحلیل‌گر شبکه متصل می‌شود، صفحات مرجع در درگاه‌های افزاره یعنی در محل اتصال کانکتورهای افزاره به کابل تحلیل‌گر شبکه می‌باشد. شکل (۳-۱۳) به همین مطلب اشاره دارد. در این شکل دو مکان برای صفحات مرجع نشان داده شده است. یکی محلی که افزاره به کابل‌های اندازه‌گیری وصل می‌شود و اندازه‌گیری از آن درگاه صورت می‌گیرد و دیگری در محل پایه‌های قطعه SMD می‌باشد. زمانی که پس از کالیبراسیون تحلیل‌گر شبکه، افزاره برای اندازه‌گیری به تحلیل‌گر شبکه متصل شود، صفحات مرجع در محل همان درگاه‌های افزاره یا صفحات اندازه‌گیری در شکل (۳-۱۳) می‌باشند. این بدان معنا است که نتیجه اندازه‌گیری به طور مطلق پارامترهای خود قطعه نیست بلکه اثر افزاره نیز وجود دارد. به فرایند حذف

¹ Reference plane

اثر افزاره و استخراج پارامترهای اصلی خود قطعه، de-embedding گفته می‌شود. با این کار صفحات مرجع را از صفحات اندازه‌گیری به صفحات قطعه (شکل (۳-۱۳)) منتقل می‌کنیم. در حقیقت فرایند کالیبراسیون تحلیل گر شبکه هم یک نوع de-embed کردن اثرات ناخواسته ادوات اندازه‌گیری است.



شکل (۳-۱۳) صفحات مرجع برای افزاره و قطعه SMD (مرجع: [۲۷])

روش‌های گوناگونی برای de-embedding وجود دارد. بسط درگاه^۱، نرمالیزه کردن^۲، de-embedding به کمک مشخصه‌های افزاره و استفاده از کالیبراسیون TRL^۳ از جمله این روش‌ها هستند [۲۳]. برای حالتی که خطوط ریزنوار از کانکتور SMA تا قطعه مورد سنجش کم اتلاف باشند و بتوان خط انتقال را یک خط ایده‌آل در نظر گرفت (که تنها تاخیر ایجاد می‌کند یعنی فقط فاز سیگنال تغییر می‌کند)، بنابراین ماتریس پراکندگی آن به این صورت خواهد بود [۲۷]:

$$S = \begin{bmatrix} 0 & e^{-j\beta l} \\ e^{-j\beta l} & 0 \end{bmatrix} \quad (۳-۱)$$

که β ثابت فاز بر حسب رادیان بر متر، l طول خط ریزنوار و βl طول الکتریکی خط ریزنوار است. در غیر این صورت خطای ناشی از تلفات خط انتقال که به دنبال آن امپدانس مشخصه خط نیز تغییر خواهد کرد ($Z \neq Z_0$)، باید لحاظ شود. این اتلاف به صورت ضریب تضعیف α و یا تانژانت تلفات ارائه می‌شود. در فرکانس‌های ریزموج فرض بی اتلاف بودن خط انتقال یا کنار گذاشتن عدم تطبیق، قابل پذیرش نیست. بنابراین روش‌های مبتنی بر این فرضیات به کار نمی‌آیند. استفاده از شبیه‌سازی الکترومغناطیس که نتایج آن بسیار شبیه به مشخصه‌های فیزیکی واقعی افزاره است، از دقت بسیار

¹ Port extension

² Normalization

³ Thru-Reflect-Line

خوبی برخوردار است [۲۷]. در ادامه دو روشی که در آن‌ها اثر تلفات و عدم تطبیق نیز لحاظ می‌شوند و در این کار نیز از آن‌ها استفاده شده است توضیح داده می‌شوند.

۳-۳-۱) de-embedding با استفاده از مشخصه‌های افزاره

در این روش مستقیماً از رابطه ماتریسی de-embedding استفاده می‌شود:

$$[T_{measured}] = [T_{Left}][T_{DUT}][T_{Right}] \quad (۲-۳)$$

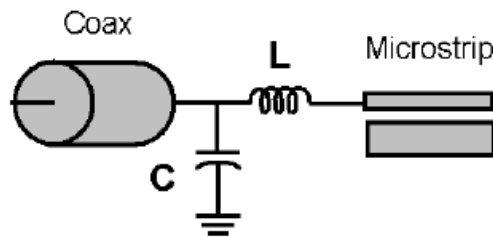
$$[T_{DUT}] = [T_{Left}]^{-1}[T_{Left}][T_{DUT}][T_{Right}][T_{Right}]^{-1} \quad (۳-۳)$$

$$[T_{DUT}] = [T_{Left}]^{-1}[T_{measured}][T_{Right}]^{-1} \quad (۴-۳)$$

$[T_{DUT}]$ ماتریس T قطعه مورد سنجش است. ماتریس S با روابط ساده‌ای قابل تبدیل به ماتریس T است و برعکس [۲۷]. ابتدا پارامترهای پراکندگی قطعه مورد ارزیابی به همراه افزاره‌ای که قطعه روی آن قرار گرفته است، یک جا، به وسیله یک تحلیل گر شبکه اندازه‌گیری می‌شود و با تبدیل آن‌ها به پارامترهای T ماتریس $[T_{measured}]$ حاصل می‌شود. بخشی از افزاره که سمت راست قطعه است و بخشی که سمت چپ قطعه قرار دارد را می‌توان به صورت مجزا با تحلیل گر شبکه اندازه‌گیری نمود. اما این کار همیشه امکان‌پذیر نیست. راه دیگر این است که به کمک یک نرم‌افزار شبیه‌سازی، مدلی برای بخش سمت راست و چپ قطعه (جداگانه) تهیه شود. با انجام تحلیل پارامتر S روی این مدل‌ها پارامترهای پراکندگی هر دو بخش افزاره به صورت تقریبی بدست می‌آید. سپس این پارامترهای S حاصل از شبیه‌سازی به پارامترهای T تبدیل می‌شوند و $[T_{Left}]$ و $[T_{Right}]$ بدست می‌آیند. با قرار دادن آن‌ها در رابطه (۴-۳)، ماتریسی حاصل می‌شود که پارامترهای T قطعه مورد ارزیابی است که به سادگی می‌توان آن را به پارامترهای پراکندگی تبدیل کرد. برای ایجاد یک مدل برای هر کدام از طرفین افزاره (یعنی از انتهای کابل ورودی تا پایه‌های سمت چپ قطعه و از پایه‌های سمت راست قطعه تا ابتدای کابل خروجی) باید مشخصه‌های افزاره را دانست. برای مثال برای دانستن امپدانس مشخصه خط انتقال باید از اطلاعات فیزیکی مربوط به افزاره استفاده کرد. با دانستن این اطلاعات

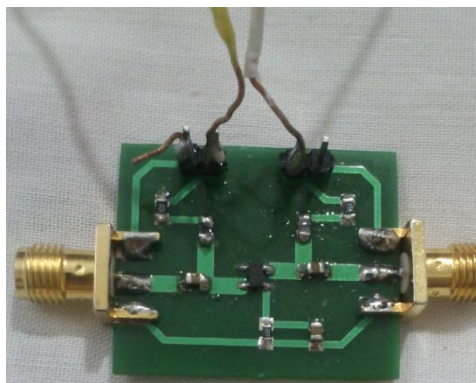
مانند ثابت دی‌الکتریک زیرلایه خط ریزنوار، می‌توان امپدانس مشخصه را محاسبه کرد. اما اگر مقادیری از خصوصیات افزاره که توسط کارخانه سازنده آن ارائه شده است مانند ثابت دی‌الکتریک، بیانگر یک مقدار نامی با درصد خطای زیاد باشد آنگاه نمی‌توان به محاسبه بر اساس این مقادیر نامی اعتماد کافی داشت. بنابراین باید به طریقی امپدانس مشخصه خط ریزنوار اندازه‌گیری شود. یک روش اندازه‌گیری، استفاده از پردازش حوزه زمان تحلیل‌گر شبکه است که در این نوشتار به آن پرداخته نمی‌شود [۲۷]. برای مدل‌سازی دقیق‌تر باید اثرات ناهمسانی ناشی از گذر از هم‌محور به ریزنوار مد نظر قرار گیرد. این اثرات شامل پاشیدگی^۱، تشعشع و تزویج می‌باشند که می‌توانند در افزاره رخ دهند. به کمک تعدادی ساختار واقعی و اندازه‌گیری آن‌ها مانند ساختار گذر بدون تاخیر (thru) و ابزار شبیه‌سازی می‌توان به مدل قابل قبولی دست یافت. با توجه به توضیحات داده شده، برای ایجاد یک مدل از طرفین افزاره، یکی از روش‌های مناسب، استفاده از قابلیت‌های نرم‌افزار ADS در شبیه‌سازی خطوط ریزنوار، هم‌محور و قطعات فشرده می‌باشد. ترکیب این قابلیت با نتایج اندازه‌گیری‌های مورد نیاز، به مدل‌سازی دقیق کمک می‌کند. شکل (۳-۱۴) نمونه‌ای از این مدل‌سازی است. اتصال هم‌محور به ریزنوار با یک خودالقای سری و خازن موازی مدل شده است و برای افزایش دقت، یک مدل از خط هم‌محور با طول کوتاه قرار داده شده است. همچنین با وارد کردن اطلاعات فیزیکی ریزنوار مانند ثابت دی‌الکتریک، ضخامت زیرلایه و پهنای خط ریزنوار، امپدانس مشخصه آن توسط ADS محاسبه می‌گردد و مدل این خط با طول واقعی آن، شبیه‌سازی می‌شود. به علاوه اگر در مسیر کابل اندازه‌گیری تا قطعه مورد ارزیابی، انشعابی از خط ریزنوار یا یک قطعه فشرده وجود داشته باشند، قابل شبیه‌سازی هستند.

¹ Dispersion



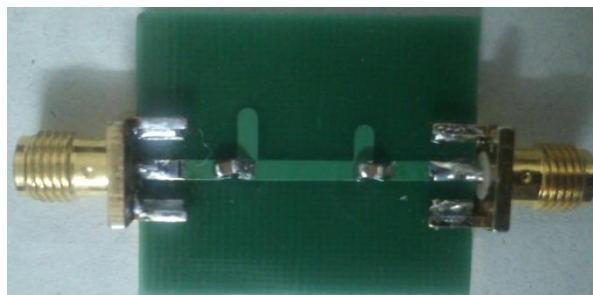
شکل (۳-۱۴) مدل اتصال هم‌محور به ریزنوار (مرجع: [۲۷])

برای استخراج پارامترهای پراکندگی ترانزیستور 2SC4926 از این روش استفاده شد. همان‌طور که در شکل (۳-۱۵) دیده می‌شود، یک مدار چاپی برای بایاس ترانزیستور و اندازه‌گیری پارامترهای پراکندگی به وسیله تحلیل‌گر شبکه، آماده شد. سپس پارامترهای S این مدار چاپی اندازه‌گیری شد. در واقع با تبدیل این ماتریس به پارامترهای T همان $T_{measured}$ حاصل می‌شود.

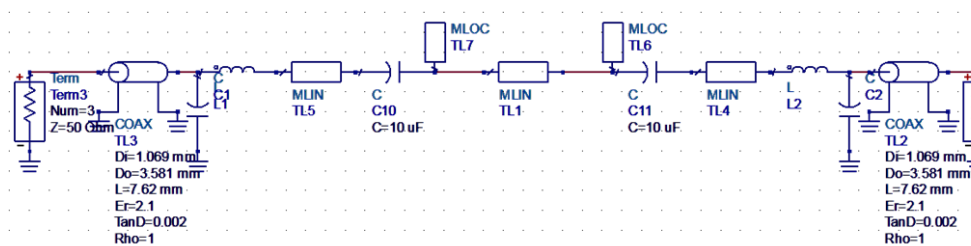


شکل (۳-۱۵) مدار چاپی ساخته شده برای بایاس ترانزیستور و اندازه‌گیری پارامترهای S آن

برای de-embed کردن اثرات افزاره از مداری به نام thru استفاده شد. شکل (۳-۱۶) مدار چاپی thru را نشان می‌دهد. این مدار با جایگزین کردن یک خط انتقال ریزنوار به جای ترانزیستور ایجاد می‌شود. پارامترهای S مدار thru با تحلیل‌گر شبکه اندازه‌گیری می‌شود سپس در نرم‌افزار ADS همین مدار شبیه‌سازی می‌شود، مدلی ساده بر اساس شکل (۳-۱۴) برای اتصال هم‌محور به ریزنوار و خود خط thru طراحی می‌شود که در شکل (۳-۱۷) دیده می‌شود.



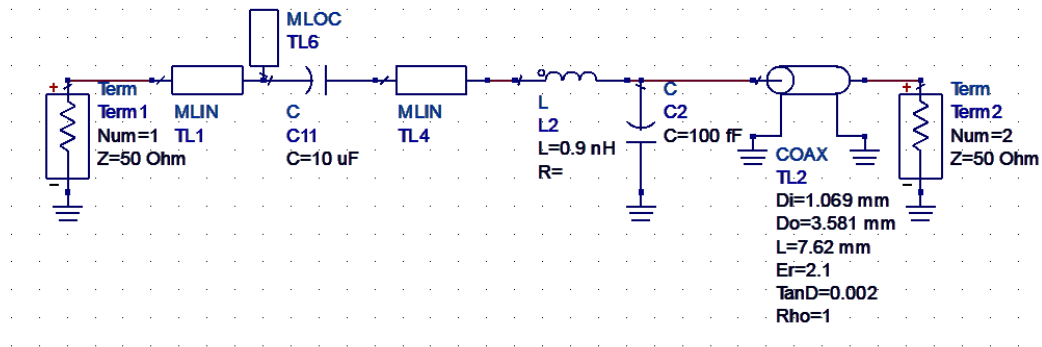
شکل (۳-۱۶) مدار گذر بدون تاخیر (thru) ساخته شده



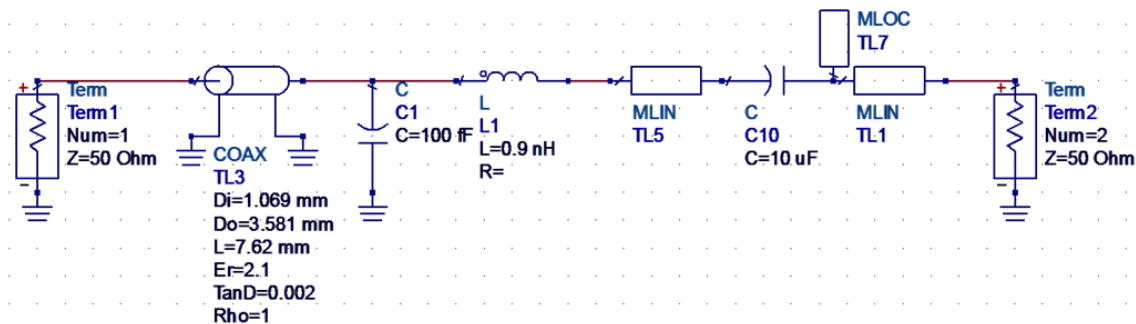
شکل (۳-۱۷) مدار شبیه‌سازی thru براساس مدار thru ساخته شده

از آنجا که در مسیر thru دو خازن تزویج و دو انشعاب ریزنوار هم برای شباهت به مدار چاپی اصلی قرار دارد، این موارد نیز در شبیه‌سازی آورده شده است. مشخصات خطوط ریزنوار و هم‌محور از روی خصوصیات فیزیکی آن‌ها وارد می‌شود و طولشان هم برابر با طول واقعی آن‌ها روی مدار چاپی قرار داده می‌شود. خازن کوپلاژ برابر ۱۰ میکرو فاراد است. تنها خودالقا و خازن‌های مدل هم‌محور به ریزنوار، نامعلوم هستند که به وسیله قابلیت‌های نرم‌افزار شبیه‌ساز بدست می‌آیند. به این صورت که مقدار آن‌ها تغییر داده می‌شود تا زمانی که نتیجه شبیه‌سازی تا حد امکان به نتیجه اندازه‌گیری thru نزدیک شود. به این وسیله مدل خوبی از اتصال هم‌محور به خط ریزنوار بدست می‌آید. مقادیر به دست آمده برای خازن و خودالقای مدل هم‌محور به ریزنوار به ترتیب برابر با ۱۰۰ فمتو فاراد و ۰٫۹ نانو هانری می‌باشند. حال با داشتن این مدل، طرفین افزاره را مدل و سپس شبیه‌سازی می‌کنیم. شکل (۳-۱۸) مدل بخش راست و چپ افزاره را نشان می‌دهد. ماتریس‌های S بدست آمده برای این دو بخش باید به ماتریس T تبدیل شوند (T_{Left} و T_{Right}) و مطابق فرمول (۳-۴) معکوس و در $T_{measured}$ ضرب شوند. به این ترتیب ماتریس T_{DUT} بدست می‌آید که با تبدیل آن به ماتریس

S، پارامترهای پراکندگی ترانزیستور بدست می‌آیند. نرم‌افزار ADS همه این عملیات را به کمک بلوکی به اسم "De-Embed2" انجام می‌دهد.



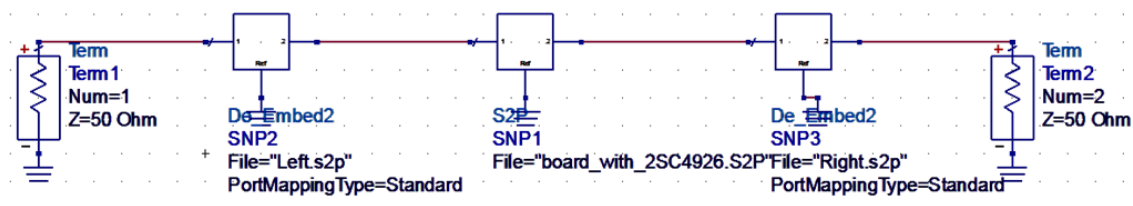
الف



ب

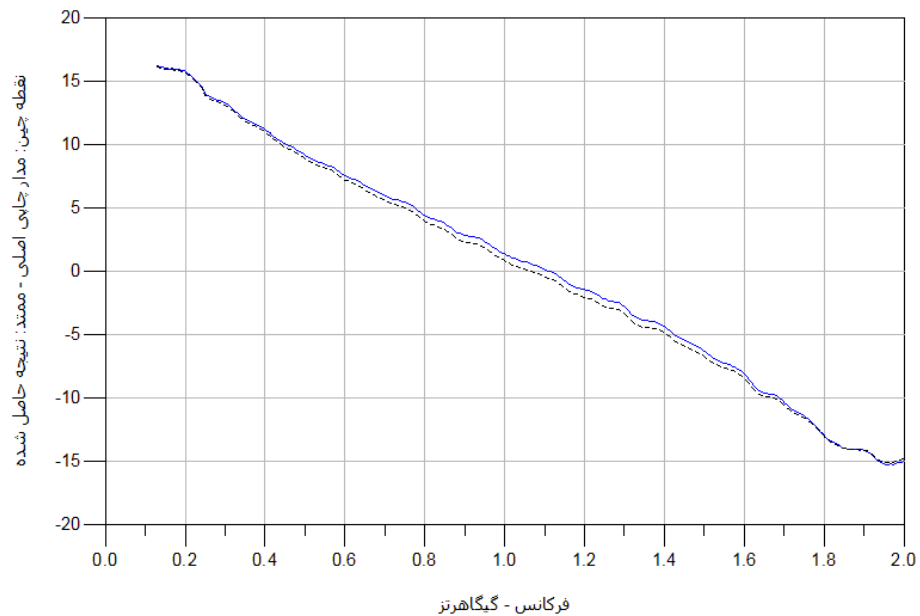
شکل (۳-۱۸) مدل شبیه‌سازی قسمت راست (الف) و چپ (ب) افزاره

در شکل (۳-۱۹) این عملیات انجام شده است. همان‌طور که در شکل دیده می‌شود بلوک وسط شامل پارامترهای S مدار چاپی اصلی است که ترانزیستور روی آن قرار دارد. بلوک سمت راست شامل پارامترهای S حاصل از شبیه‌سازی بخش راست افزاره و بلوک چپ مربوط به بخش چپ افزاره می‌باشند. نتیجه تحلیل پارامتر S روی این ترکیب، پارامترهای S ترانزیستور، بدون اثرات افزاره است.

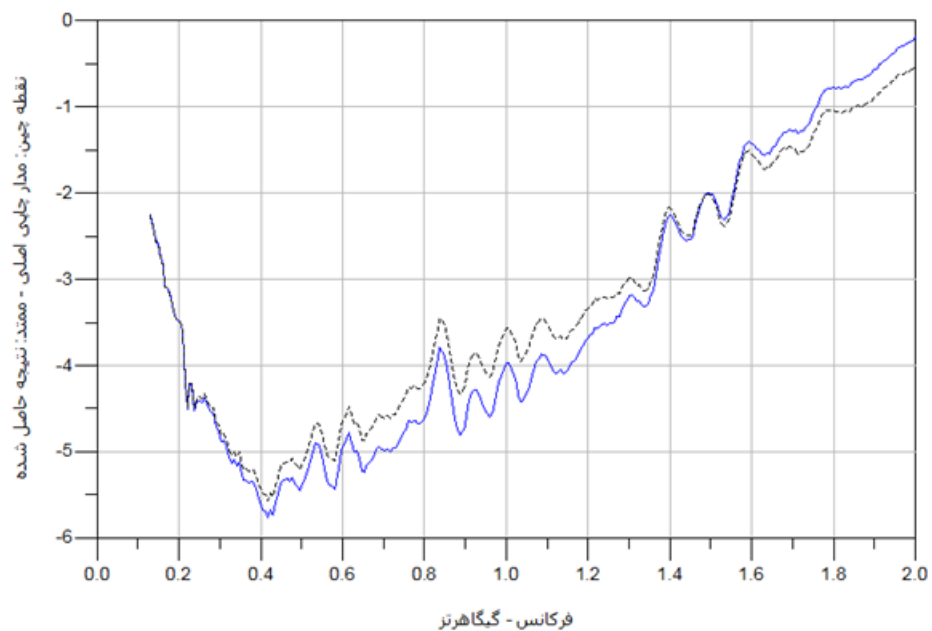


شکل (۳-۱۹) de-embed کردن اثر قسمت‌های راست و چپ افزاره برای حصول پارامترهای S ترانزیستور به کمک ADS

در شکل (۳-۲۰) دو نمودار رسم شده است. یکی مربوط است به پارامتر S_{21} مدار چاپی اصلی، یعنی ترانزیستور به همراه اثرات افزاره که با خط چین رسم شده است و خط ممتد مربوط به S_{21} ترانزیستور بعد از de-embedding می‌باشد. نمودار دوم به طور مشابه مربوط به S_{11} است.



الف



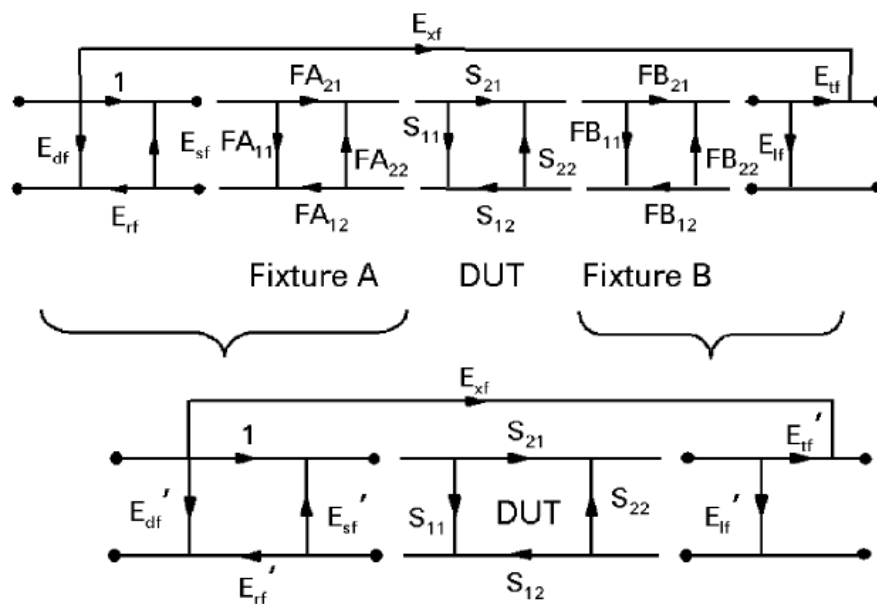
ب

شکل (۳-۲۰) نمودارهای پارامترهای S_{21} (الف) و S_{11} (ب) قبل و بعد از de-embedding

نتایج بدست آمده از این روش de-embedding با پارامترهای S ترانزیستور 2SC4926 که در برگه اطلاعات آن داده شده است متفاوت بود.

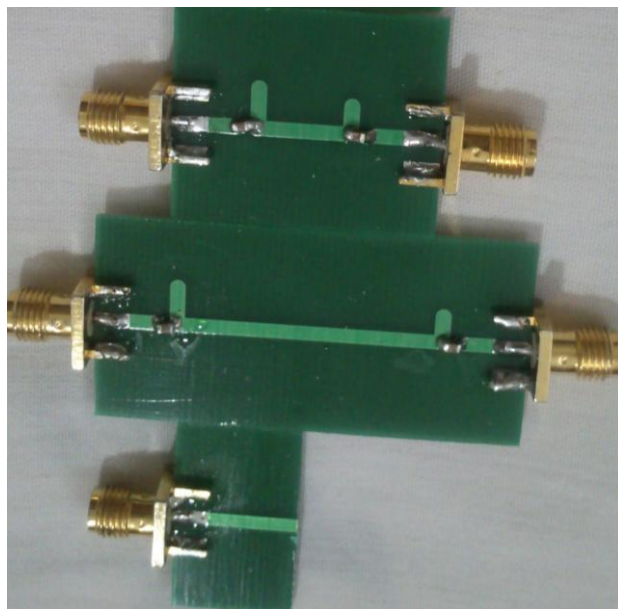
۲-۳-۳) de-embedding به کمک TRL

گرچه استفاده کامل از TRL می‌تواند منجر به حذف همه خطاها شود. اما در تحلیل‌گرهای شبکه‌ای مثل مدل 8720C که دارای سه گیرنده داخلی هستند، TRL به طور کامل اجرا شدنی نیست به همین دلیل در این مواقع به آن TRL* گفته می‌شود. حذف آثار افزاره به کمک TRL* به این گونه است که اثر طول خطوط (تأخیر) و تلفات خطوط کاملاً حذف می‌شوند اما اثر عدم تطبیق موجود در افزاره به طور کامل از بین نمی‌رود. در تحلیل‌گرهای شبکه‌ای که چهار گیرنده داخلی دارند، TRL می‌تواند همه اثرات افزاره را تماماً حذف کند [۲۳]. شکل (۳-۲۱) نشان می‌دهد که چه طور طرفین یک افزاره را می‌توان در نمودار گردش سیگنال به صورت خطاهای متداول دوازده‌گانه نوشت (فقط بردارهای رو به جلو نشان داده شده‌اند). سپس می‌توان با کالیبراسیون TRL آن‌ها را حذف کرد. واقع با این کار صفحات مرجع به دو سر قطعه مورد سنجش آورده شده‌اند و نتیجه اندازه‌گیری، همان پارامترهای پراکندگی قطعه خواهد بود.



شکل (۳-۲۱) لحاظ کردن اثر افزاره در نمودار گردش سیگنال
مدل خطای دوازده‌گانه و ادغام کردن آن‌ها (مرجع: [۲۷])

مقادیر جدید بدست آمده در نمودار گردش سیگنال نهایی شامل اثر بردارهای افزاره و بردارهای خطای تحلیل گر شبکه هستند [۲۷]. شکل (۳-۲۲) مدار چاپی های TRL که در این کار ساخته شد را نشان می دهد. به علت نبودن امکانات و زمان کافی استفاده از این روش ناتمام ماند.



شکل (۳-۲۲) استانداردهای TRL ساخته شده در این اثر (از بالا: thru، خط، مدار باز به عنوان بازتاب)

فصل ۴

مراحل کار و

ملاحظات ساخت

۴-۱) مراحل کار

۴-۱-۱) آزمایش اولیه

در ابتدای کار برای پیدا کردن یک دید کلی از مراحل ساخت یک تقویت‌کننده کم‌نویز^۱ (LNA) و نحوه اندازه‌گیری آن، اقدام به طراحی و ساخت یک LNA باند باریک با روش کلاسیک گردید. این طراحی به روش تطبیق مزدوج همزمان^۲ و به کمک نرم‌افزار ADS انجام شد. در این مرحله از یک ترانزیستور BJT ارزان قیمت‌تر (نسبت به ترانزیستوری که در کار اصلی انتخاب شد) به نام 2SC4926 استفاده شد. شبکه‌های تطبیق LC ورودی و خروجی با قطعات فشرده^۳ طراحی شدند. همه عناصر مورد استفاده به صورت نصب روی سطح (SMD) قرار داشتند. بنابراین به کمک نرم‌افزار Altium designer جانمایی مدار با توجه به وضعیت و تعداد پایه‌های این قطعات طراحی شد. در صورتی که ردپای^۴ قطعه‌ای در کتابخانه‌های قابل دسترسی این نرم‌افزار وجود نداشته باشد یا آنچه که هست از نظر ابعاد و فاصله پایه‌ها از هم، با قطعه اصلی برابر نباشد، باید ردپای قطعه به کمک برگه اطلاعات آن یا اندازه‌گیری مستقیم، ترسیم و یا اصلاح شود. به طور مثال کانکتور SMAی که در این کار از آن استفاده شد با آنچه که در کتابخانه‌ی در دسترس وجود داشت، هم‌خوانی نداشت. از طرفی چون شرکت تولیدکننده آن مشخص نبود (این کانکتور از قبل در آزمایشگاه موجود بود) امکان گشتن به دنبال ردپای آن در پایگاه اینترنتی شرکتی خاص نیز وجود نداشت. پس ردپای مناسب برای این کانکتور ترسیم شد. نقطه کار ترانزیستور برابر $V_{CE}=5\text{ v}$ و $I_C=5\text{ mA}$ انتخاب شد. این انتخاب تنها به این دلیل بود که برای طراحی نیاز به پارامترهای S ترانزیستور بود و این پارامترها در برگه اطلاعات^۵

^۱ Low noise amplifier (LNA)

^۲ Simultaneous conjugate matching

^۳ Lumped

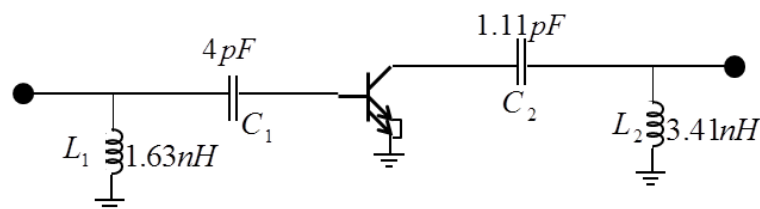
^۴ Footprint

^۵ Data sheet

ترانزیستور در این ولتاژ و جریان خاص داده شده‌اند. مدار برای بسامد ۲ گیگاهرتز طراحی شد و مقادیر خودالقا و خازن شبکه تطبیق ورودی و خروجی در شبیه‌سازی به ترتیب برابر شد با:

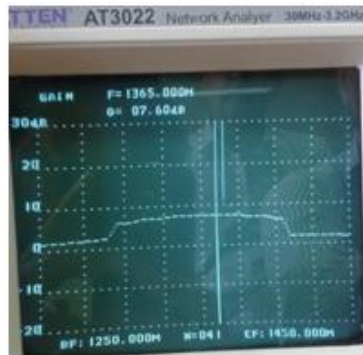
$$C_2 = 1.11 \text{ pF}, L_2 = 3.41 \text{ nH} \text{ و } C_1 = 4 \text{ pF}, L_1 = 1.63 \text{ nH}$$

تصویر مدار ac در شکل (۴-۱) دیده می‌شود. در ADS برای شبیه‌سازی از مدل S2P تهیه شده از روی برگه اطلاعات ترانزیستور استفاده شد. در شبیه‌سازی در بسامد ۲ گیگاهرتز بهره ۱۱ دسیبل حاصل شد. در عمل هنگام نصب عناصر مدار، باید از مقادیر استاندارد استفاده می‌شد، بنابراین مقادیر خودالقاها و خازن‌ها مقداری با مقادیر شبیه‌سازی تفاوت داشت به این صورت که $C_1 = 3.3 \text{ pF}$, $L_1 = 1.5 \text{ nH}$ و $C_2 = 1 \text{ pF}$, $L_2 = 3.3 \text{ nH}$ استفاده شدند. مدار طراحی شده با این مقادیر نیز شبیه‌سازی شد و بهره در بسامد ۲ گیگاهرتز برابر ۱۰ دسیبل بدست آمد. انجام آزمایش و اندازه‌گیری بهره (پارامتر S21) تقویت‌کننده در بازه بسامدی ۱۶۰۰ تا ۲۴۰۰ مگاهرتز صورت گرفت (شکل (۴-۲-الف)). برای جلوگیری از آسیب احتمالی تحلیل‌گر شبکه کالیبراسیون آن به همراه یک تضعیف‌کننده^۱ در مسیر سیگنال انجام شد. مشاهده شد که بر خلاف انتظار در این بازه تقریباً هیچ بهره‌ای وجود ندارد. سپس بازه ۵۰۰ تا ۱۶۰۰ مگاهرتز اندازه‌گیری شد. در این بازه بهره بیشتری دیده می‌شد که در محدوده ۱۳۰۰ تا ۱۴۰۵ مگاهرتز بهره بیشترین مقدار را داشت و از حدود ۶ دسیبل شروع می‌شد و در بسامد ۱۳۴۵ مگاهرتز به حداکثر مقدار خود یعنی ۷٫۶ دسیبل می‌رسید (شکل (۴-۲-ب)).

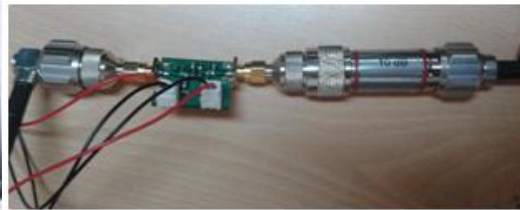


شکل (۴-۱) مدار تقویت‌کننده آزمایشی تک باند طراحی شده

¹ Attenuator



ب

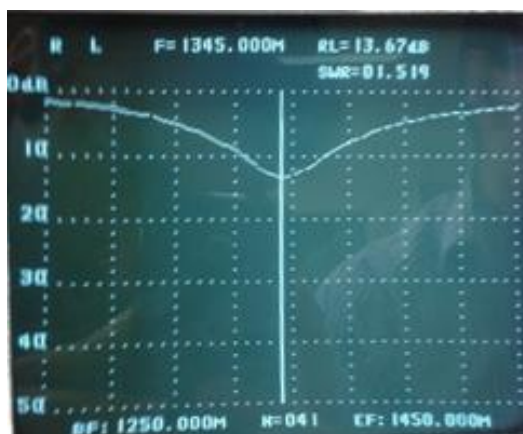


الف

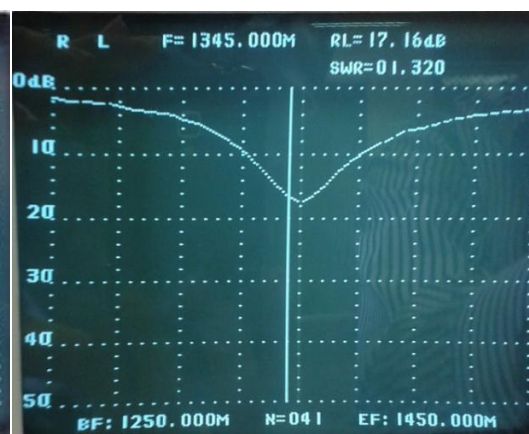
شکل (۲-۴) اندازه‌گیری بهره LNA آزمایشی، الف) استفاده از تضعیف‌کننده برای جلوگیری از آسیب تحلیل‌گر شبکه ب) تصویر صفحه نمایش تحلیل‌گر شبکه

در همین بسامد تلفات بازگشتی ورودی کمتر از ۱۵- دسیبل و خروجی کمتر از ۱۰- دسیبل بود (شکل (۳-۴)). طبق آنچه که مشاهده شد مدار ساخته شده نه تنها در بسامد ۲ گیگاهرتز تقویت نکرد بلکه بهره آن کمتر از صفر دسیبل بود (تضعیف داشت) و در عوض بسامدی که قله بهره در آن رخ داده بود برابر ۱۳۴۵ مگاهرتز بود. در طراحی این تقویت‌کننده تنها تطبیق ورودی و خروجی برای حداکثر بهره در نظر گرفته شده بودند^۱. نتایج اندازه‌گیری با نتایجی که در مرحله طراحی و شبیه‌سازی دیده شد، همخوانی نداشت. دو احتمال برای این مغایرت تشخیص داده شد:

- ۱- ایجاد پدیده‌ای ناخواسته در حین لحیم‌کاری و یا اشتباه در اندازه‌گیری
- ۲- نادرست بودن پارامترهای S ارائه شده در برگه اطلاعات ترانزیستور



ب

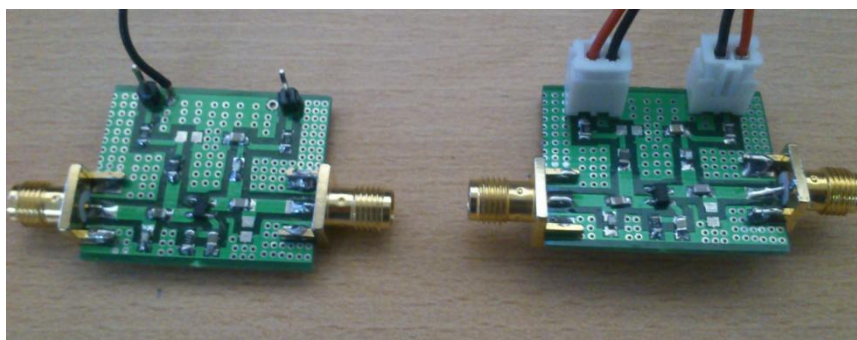


الف

شکل (۳-۴) تصویر نتایج اندازه‌گیری تقویت‌کننده آزمایشی الف) تلفات بازگشتی ورودی ب) تلفات بازگشتی خروجی

^۱ معمولاً در طراحی LNA علاوه بر بهره و تطبیق ورودی و خروجی، عملکرد نویز مدار و پایداری آن نیز باید بررسی شوند اما در این مرحله این پارامترها در اولویت نبودند و مورد بررسی قرار نگرفتند.

برای اطمینان از صحت انجام آزمایش و لحیم کاری و همچنین مؤثر نبودن عوامل محیطی در پاسخ آزمایش، یک مدار دیگر مشابه همان مدار اول ساخته شد. در نتایج اندازه گیری برای مدار دوم تغییر محسوسی نسبت به مدار اول مشاهده نشد. بنابراین لحیم کاری و آزمایش دفعه اول ایرادی نداشته اند و احتمال اول منتفی شد. شکل (۴-۴) این دو تقویت کننده را نشان می دهد. برای بررسی احتمال نادرست بودن پارامترهای S تصمیم گرفته شد که آزمایش هایی برای اندازه گیری پارامترهای S ترانزیستور طراحی و انجام شود. به این آزمایش ها در فصل سوم پرداخته شده بود.



شکل (۴-۴) دو مدار ساخته شده از تقویت کننده آزمایشی

۴-۱-۲) ملاحظات طراحی

انتخاب ترانزیستور: اولین قدم در طراحی یک LNA انتخاب ترانزیستور است. ترانزیستور 2SC4926 یک BJT سیلیکونی محصول شرکت HITACHI با بسامد قطع (f_T) ۱۱ گیگاهرتز است. عدد نویز نامی آن ۱٫۱ دسیبل است $(V_{CE} = 5V, I_C = 5mA)$. از این ترانزیستور مدل سیگنال کوچک یا مدل S2P (فایلی شامل پارامترهای S یک مدار دوقطبی برای شبیه سازی در ADS) یافت نشد. از روی اطلاعات داده شده در برگه اطلاعات این ترانزیستور امکان ایجاد مدل S2P وجود داشت اما این پارامترها تا بسامد ۲ گیگاهرتز داده شده اند که چون برای بازه بسامدی موردنظر کافی نبودند، این ترانزیستور کنار گذاشته شد. برای ساخت LNA پهن باند^۱ (WLNA) ترانزیستور دیگری جستجو شد که اولاً کیفیت مناسب را داشته باشد (مانند بسامد قطع به قدر کافی بالا، عدد نویز پایین)، دوم

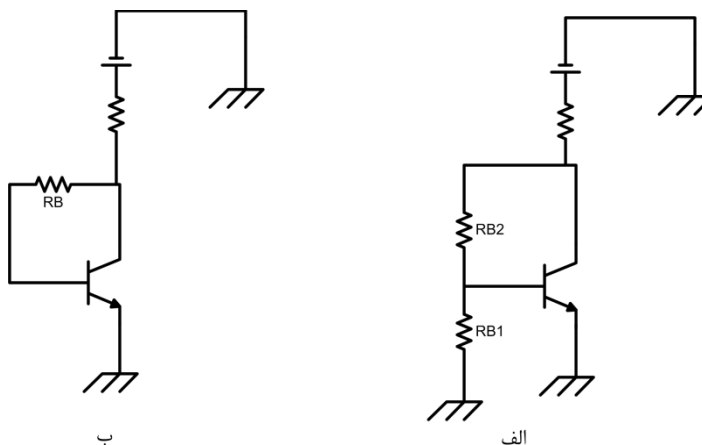
^۱ Wideband

اینکه این اطلاعات در دسترس باشند و برگه اطلاعات نسبتاً کاملی داشته باشد که شامل اطلاعات مورد نیاز طراحی باشد و سوم اینکه مدل‌های S2P یا سیگنال کوچک آن برای شبیه‌سازی کامپیوتری در دسترس باشند. از آنجایی که پهنای باند تقویت‌کننده در این پروژه از ۱۰۰ مگاهرتز تا ۲۵۰۰ مگاهرتز است و طبق آنچه در فصل اول گفته شد، ترانزیستور BJT برای بسامدهای زیر ۳ گیگاهرتز بسیار مناسب می‌باشد، یک ترانزیستور دوقطبی سیلیکون-ژرمانیوم^۱ محصول شرکت Infineon با بسامد قطع ۴۴ گیگاهرتز و عدد نویز کمتر از یک دسیبل انتخاب شد. فراهم بودن مدل سیگنال کوچک، ردپا برای جانمایی و مدل S2P در نقطه کارهای متعدد به همراه داده‌های نویز، توسط سازنده از مزایای این ترانزیستور بود.

مدار بایاس: نقطه کار ترانزیستور با توجه به داده‌ها و نمودارهای موجود در برگه اطلاعات آن انتخاب می‌شود. نمودارهای $I_C - V_{CE}$ ، $h_{FE} - I_C$ ، $f_T - I_C$ و $G_{max} - I_C$ از جمله این اطلاعات هستند. همچنین معمولاً نمودارهایی مثل بهره بر حسب بسامد $(G - f)$ و عدد نویز بر حسب بسامد $(NF - f)$ در یک یا دو ولتاژ و جریان خاص داده می‌شوند که با انتخاب آن‌ها به عنوان نقطه کار، اطلاعات مطمئنی از ترانزیستور مورد استفاده بر اساس برگه اطلاعات آن در اختیار خواهد بود. بر این اساس در این کار $I_C = 15\text{mA}$ و $V_{CE} = 3\text{V}$ به عنوان نقطه کار انتخاب گردید. برای BJT مدارهای بایاس متنوعی پیشنهاد شده است اما این مدارها در تعداد عناصر، پایداری نقطه کار نسبت به β (h_{FE}) و دما (ولتاژ بیس-امیتر ممکن است با دما تغییر می‌کند که منجر به تغییر جریان کلکتور می‌شود) متفاوت هستند [۲۸]. ساختار پس‌خورد امیتری، پایدارترین ساختار نسبت به تغییرات β و دما است [۲۸] (منظور از پایداری در اینجا پایداری و ثبات نقطه کار ترانزیستور است). اما در این مدار بایاس، یک مقاومت در امیتر ترانزیستور قرار می‌گیرد که برای جلوگیری از کاهش بهره باید اثر آن در مدار ac حذف شود. بنابراین یک خازن با اندازه مناسب با این مقاومت موازی می‌شود تا در بسامدهای کاری

¹Silicon-Germanium

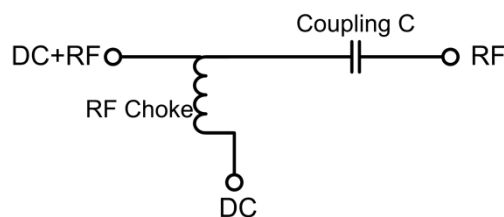
مدار، امیتر را به زمین اتصال کوتاه کند. در محدوده بسامدهای ریزموج این خازن می‌تواند با ناپایدار کردن ورودی ترانزیستور، در بعضی بسامدها نوسان ایجاد کند. همچنین وجود یک مقاومت در امیتر ترانزیستور عامل تولید نویز است. بنابراین در بسیاری از تقویت‌کننده‌های بسامد بالا به ویژه در بسامدهای چند گیگاهرتز، امیتر ترانزیستور مستقیماً زمین می‌شود [۸]. در این کار مداری که ابتدا به عنوان بایاس انتخاب شد، مدار پس‌خورد ولتاژ با منبع ولتاژ ثابت است که در شکل (۴-۵-الف) دیده می‌شود. این مدار از لحاظ پایداری نسبت به β بهترین گزینه بعد از پس‌خورد امیتری است اما نسبت به تغییرات دما نسبتاً پایداری خوبی ندارد [۲۸]. در فرایند رسم جانمایی مدار چاپی نهایی، با توجه به ملاحظات ساخت و به کمک شبیه‌سازی، پی برده شد که با وجود مقاومت R_{B1} و RF choke^۱ (در ادامه توضیح داده می‌شود) به صورت سری با آن، خطوط ریزنواری که نقش اتصالات بین قطعات مدار را بازی می‌کنند طولانی می‌شوند و موجب افت پارامترهای تقویت‌کننده می‌شوند. بنابراین مدار بایاسی انتخاب شد که تعداد عناصر کمتری داشته باشد و از نظر سطح اشغال شده روی مدار چاپی متراکم‌تر باشد. شکل (۴-۵-ب) این مدار بایاس را که به مدار پس‌خورد ولتاژ معروف است نشان می‌دهد. پایداری این مدار نسبت به β از مدار قبلی بدتر است اما نسبت به دما پایداری بهتری دارد [۲۸].



شکل (۴-۵) مدار بایاس BJT. الف) پس‌خورد ولتاژ با منبع ولتاژ ثابت ب) پس‌خورد ولتاژ

^۱ RF choke

Bias-T: این مدار از یک خازن و خودالقا تشکیل شده است. شکل (۴-۶) مدار Bias-T را نشان می‌دهد. وظیفه خازن عبور سیگنال RF و جلوگیری از عبور DC و سیگنال‌های با بسامد خیلی پایین است و وظیفه خودالقا سد کردن راه سیگنال RF و عبور دادن DC برای بایاس ترانزیستور است. به خودالقا در این حالت RF choke گفته می‌شود. در واقع ساختار اصلی مدار بایاس ترانزیستور، به همراه Bias-T می‌باشد (شکل (۴-۷)). مقدار خازن و خودالقا در این مدار باید به میزانی بزرگ باشد که در بسامدهای کاری تقویت‌کننده، امپدانس خازن به قدر کافی کوچک و امپدانس خودالقا به قدر کافی بزرگ باشد. برای این تقویت‌کننده با بازه بسامدی ۱۰۰ تا ۲۵۰۰ مگاهرتز، بسامدهای پایین، تعیین کننده مقدار خازن و خودالقا هستند.



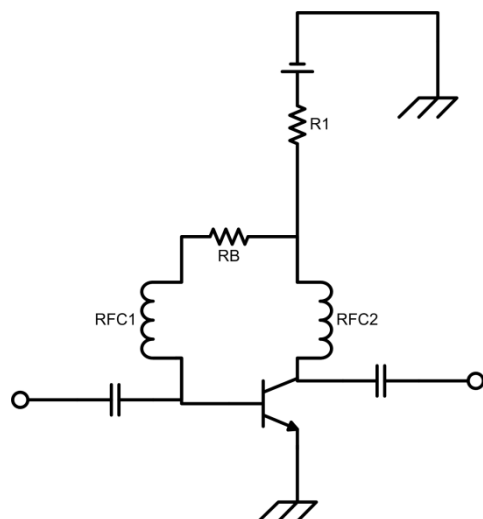
شکل (۴-۶) مدار Bias-T

به علت بزرگ بودن بازه بسامدی، اکثر خودالقاها و خازن‌های معمولی در تمام این بازه امپدانس مناسب ندارند. علاوه بر آن مقدار این امپدانس کاملاً تغییر می‌کند. این پدیده یکی از چالش‌های ساخت مدار Bias-T برای این تقویت‌کننده بود. برای حل این مشکل از یک خازن فوق‌العاده پهن‌بند^۱ (UBC) محصول شرکت AVX و یک RF choke خیلی پهن‌بند^۲ محصول شرکت Mini-Circuits که به همین منظور ساخته شده‌اند استفاده شد.^۳

^۱ Ultra broadband capacitor

^۲ Very wideband RF choke

^۳ هر دو قطعه از قیمت بالایی برخوردار بودند. خازن UBC داخل کشور یافت نشد به همین دلیل با واسطه از کشور مالزی تهیه و با پست فرستاده شد. مدت زمان رسیدن این قطعه بیشتر از یک ماه طول کشید.



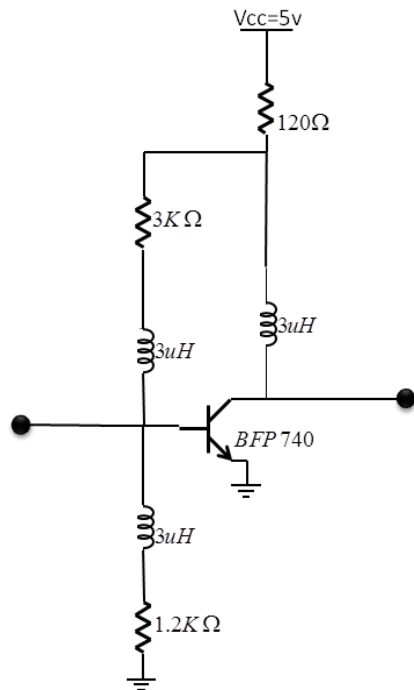
شکل (۷-۴) مدار بایاس ترانزیستور به همراه Bias-T

پایدارسازی: همان‌طور که در فصل دوم اشاره شد باید تقویت‌کننده در کل طیف و تمام بسامدها (نه فقط بازه کاری خود) پایدار نامشروط باشد. باتوجه به اینکه ترانزیستور BFP740 در بعضی بسامدها ناپایدار بالقوه است، باید آن را پایدارسازی کرد. از متداول‌ترین روش‌های پایدارسازی، افزودن مقاومت سری یا موازی به درگاه‌های ترانزیستور است. افزودن مقاومت در ورودی ترانزیستور تأثیر کاملاً محسوسی در عملکرد نویزی تقویت‌کننده دارد. از این رو افزودن مقاومت در خروجی ارجح است اما از طرفی قرار دادن یک مقاومت موازی با درگاه خروجی ترانزیستور باعث افت بهره آن می‌شود. در این کار افزودن یک مقاومت موازی به تنهایی، باعث افت شدید بهره می‌شود چراکه برای پایدارسازی در همه طیف باید مقدار این مقاومت، نسبتاً کوچک انتخاب شود و به میزانی که مقدار آن کوچک می‌شود بهره نیز افت پیدا می‌کند. در نتیجه در مرحله اول طراحی از یک مقاومت موازی در خروجی و یک مقاومت سری در ورودی به صورت ترکیبی استفاده شد و یک مصالحه^۱ میان بهره و عدد نویز صورت گرفت.

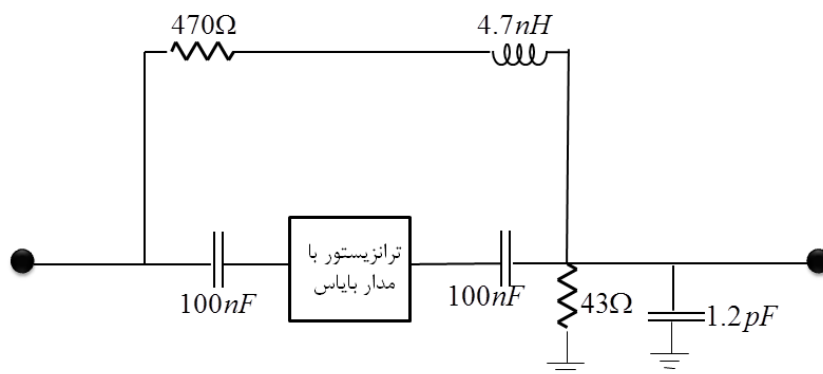
پس‌خورد منفی: مطابق آنچه در فصل دوم بیان شد، پس‌خورد منفی علاوه بر کمک به تخت شدن بهره در یک پهنای باند، به پایداری تقویت‌کننده نیز کمک می‌کند. در کار حاضر از پس‌خورد موازی

¹ Tradeoff

مقاومتی استفاده شد. این روش موجب تخت شدن بهره گردید. همچنین با قرار دادن پس‌خورد، پایداری بهتر شد تا جایی که با برداشتن مقاومت پایداری‌سازی ورودی و انتخاب مقادیر مناسب برای سایر عناصر، تقویت‌کننده پایدار نامشروط شد در حالی که عدد نویز آن بسیار بهتر شد. پارامتر دیگری که مد نظر قرار داشت S_{11} بود. در اثر پس‌خورد منفی مقاومتی، تلفات بازگشتی ورودی (S_{11}) نیز در بعضی بسامدها بیشتر از ۱۵ دسیبل شد. اما در بعضی بسامدها تلفات بازگشتی کمتر از ۱۰ دسیبل شد و همچنین برای حفظ پایداری نامشروط نمی‌توان به میزان بیشتری بهره را تخت کرد به علاوه اینکه این تغییر مقادیر عناصر، روی تلفات بازگشتی نیز اثر می‌گذارد اما بر روی عدد نویز اثر چندانی ندارد. به همین دلیل یک خودالقا به صورت سری با مقاومت در مسیر پس‌خورد قرار داده شد. این کار رسیدن به پایداری نامشروط را آسان‌تر می‌کند در نتیجه امکان تغییر مقدار مقاومت‌ها را برای تخت‌تر شدن بهره و رسیدن تلفات بازگشتی ورودی به بیشتر از ۱۰ دسیبل در تمام بسامدهای کاری را فراهم می‌کند. همچنین در این شبیه‌سازی دیده شد که قرار دادن یک خازن به صورت موازی در خروجی تقویت‌کننده می‌تواند S_{11} را بهبود ببخشد. در شبیه‌سازی دفعه اول، اتصالات میان قطعات، آرمانی در نظر گرفته شدند. شکل (۴-۸) و شکل (۴-۹) به ترتیب تصویر مدار DC و AC تقویت‌کننده را بدون لحاظ کردن اثر اتصالات نشان می‌دهد. در این مرحله چون هنوز ملاحظات ساخت مطرح نشده بود، نوع مدار بایاس پس‌خورد ولتاژ با منبع ولتاژ ثابت انتخاب شد. در شکل (۴-۹) ترانزیستور و مدار بایاس به صورت یک جعبه نشان داده شده‌اند. خازن‌های ۱۰۰ نانو فاراد مربوط به Bias-T می‌باشند.



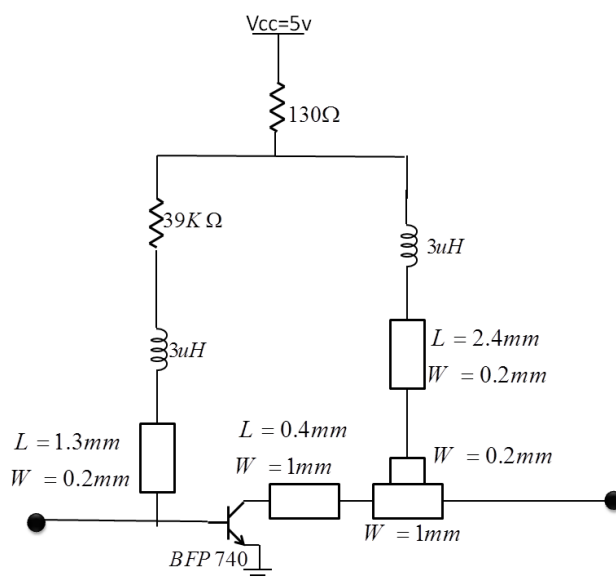
شکل (۴-۸) مدار DC تقویت کننده پیشنهادی بدون لحاظ کردن اتصالات



شکل (۴-۹) طراحی اول مدار ac تقویت کننده پیشنهادی بدون در نظر گرفتن اثر اتصالات

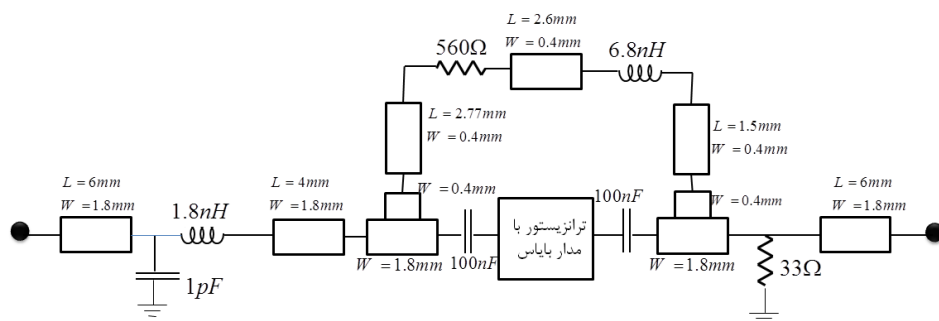
زمانی که مدار با لحاظ کردن اتصالات ریزنوار بین قطعات شبیه سازی شد، نتایج نامطلوبی نسبت به قبل حاصل شد. برای گرفتن نتیجه بهتر سعی شد تا حد امکان طول (L) و پهنای خطوط (W) طوری انتخاب شوند که اثر کمتری بگذارند اما ملاحظات ساخت مدار، محدودیت ایجاد می کرد. برای اینکه همه پارامترها به حد قابل قبولی برسند از یک شبکه تطبیق LC در ورودی استفاده شد. به این وسیله مقادیر مقاومت های پایدارسازی و پس خورد و خودالقای پس خورد به گونه ای انتخاب شدند که در عین

پایداری نامشروط، بهره تقویت‌کننده تخت باشد و بعد از آن با بهینه‌سازی^۱ عناصر شبکه تطبیق ورودی، تلفات بازگشتی نیز در همه بسامدها به مقدار مطلوب رسید. در طراحی جدید خازن موازی خروجی برداشته شد. شکل (۴-۱۰) و شکل (۴-۱۱) به ترتیب مدار DC و AC تقویت‌کننده را در این حالت نشان می‌دهند. در این مرحله مدار بایاس به خاطر ملاحظات ساخت (طولانی شدن مسیر پس-خورد) از نوع پس‌خورد ولتاژ با منبع ولتاژ ثابت به نوع پس‌خورد ولتاژ تغییر پیدا کرد. در شکل (۴-۱۲ الف) و شکل (۴-۱۲ ب) به ترتیب تصویر جانمایی مدار، قبل از لحاظ کردن اثر اتصالات و بعد از آن نشان داده شده است. در این تصاویر به وضوح کوتاه شدن مسیر پس‌خورد از خروجی به ورودی، بعد از لحاظ کردن خطوط اتصالات، نمایان است.



شکل (۴-۱۰) مدار DC تقویت‌کننده پیشنهادی با لحاظ کردن اتصالات

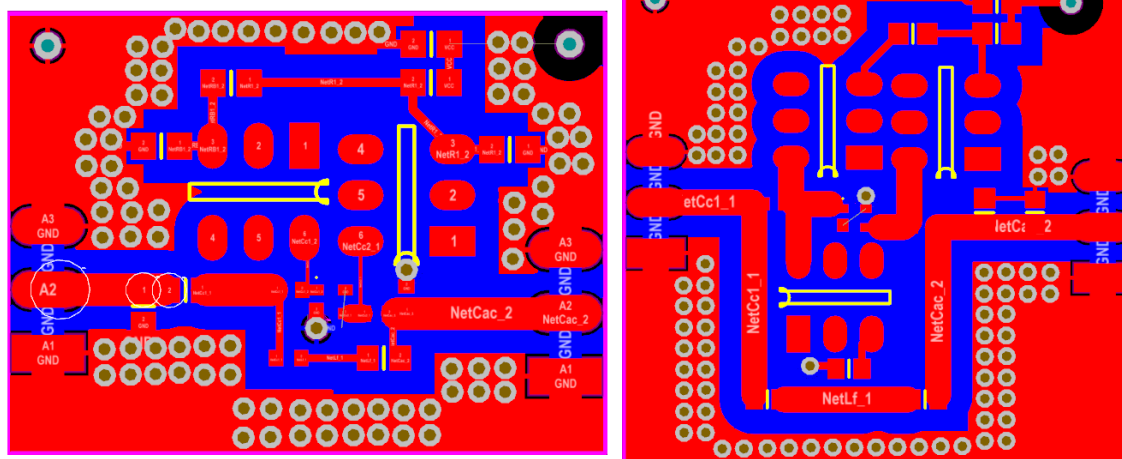
¹ Optimization



شکل (۴-۱۱) مدار تقویت کننده پیشنهادی با طراحی نهایی و با لحاظ کردن اتصالات

۴-۱-۳) شبیه سازی و جانمایی

کلیه مراحل شبیه سازی مدار، اعم از مدارهای بایاس و مدارهای ac در نرم افزار ADS انجام شدند. مدارهای ac شامل روش های مختلف دستیابی به تطبیق و بهره تخت در پهنای باند مورد نظر می شدند. این روش ها به کمک ADS آزمایش شدند که آیا اهداف موردنظر را برآورده می کنند یا خیر و هر کدام چه ملاحظاتی دارند. برای نمونه یکی از این شبیه سازی ها استفاده از شبکه های LC پشت سر هم مشابه فیلتر چبیشف در ورودی و خروجی ترانزیستور بود.



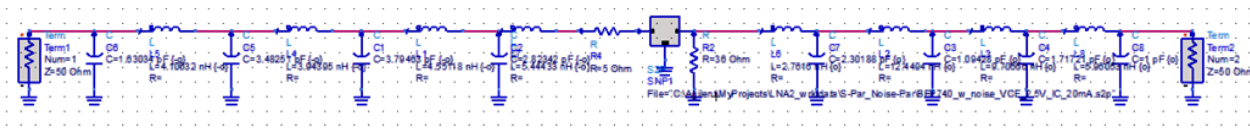
ب

الف

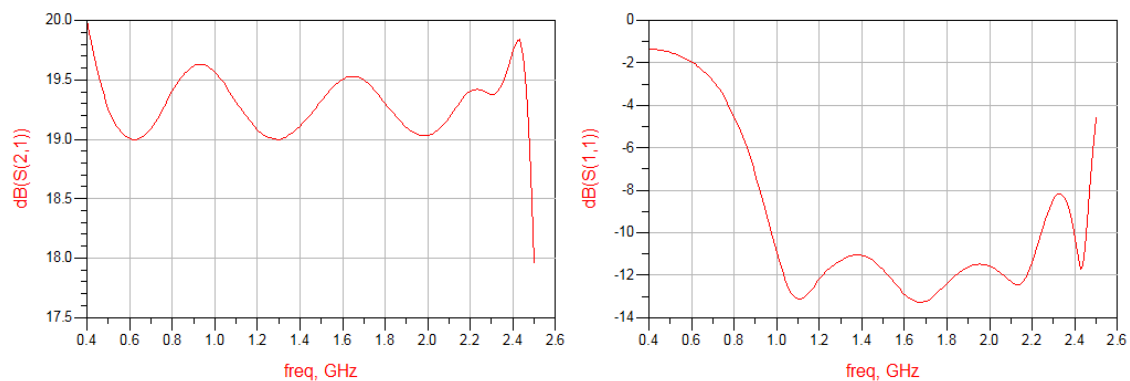
شکل (۴-۱۲) تصویر جانمایی تقویت کننده پیشنهادی، الف) قبل از لحاظ کردن اثر اتصالات بین قطعات
ب) مدار اصلاح شده پس از اعمال اثر اتصالات

اما برای کاهش تغییرات بهره در همه پهنای باند مورد نظر باید تعداد این LC ها زیاد باشد. شکل (۴-۱۳) این مدار را نشان می دهد. جعبه سیاهی که در وسط مدار دیده می شود، مدل S2P ترانزیستور

BFP740 است. استفاده از این مدل به کمک یک فایل نوشتاری با قالب مشخص انجام می‌شود. این فایل شامل پارامترهای S ترانزیستور در بسامدهای مختلف (با گام مشخص) و در یک نقطه کار خاص می‌باشد که توسط سازنده ارائه شده است. برای استفاده از آن در ADS، مانند شکل (۴-۱۳) از بلوک مخصوصی با نام S2P استفاده می‌شود و فایل مورد نظر در آن فراخوانی می‌شود.



شکل (۴-۱۳) مدار طراحی شده به عنوان تقویت‌کننده پهن‌بند به کمک شبکه‌های LC پشت‌سرهم برای رسیدن به پارامترهای مطلوب تقویت‌کننده از قابلیت بهینه‌سازی نرم‌افزار ADS استفاده شد، با این حال S_{11} (تطبیق ورودی) در بسامدهای پایین مطلوب نشد. شکل (۴-۱۴) این نتایج را نشان می‌دهد. لازم به ذکر است در هنگام ساخت، زیاد بودن تعداد شبکه‌های LC در مدار شکل (۴-۱۳)، خطای ناشی از انحراف مقدار عناصر از مقدار نامی آن‌ها را چشمگیر می‌کند.



شکل (۴-۱۴) نتایج شبیه‌سازی مدار طراحی شده با شبکه‌های LC پشت‌سرهم همچنین برخی طراحی‌ها با خطوط ریزنوار انجام شد، اما استفاده از این خطوط در تقویت‌کننده پهن‌بند آن هم با کرانه پایین ۱۰۰ مگاهرتز کارآمد نیست.

برای مدار نهایی که در آن از روش پس‌خورده منفی استفاده شد، شبیه‌سازی در چند مرحله صورت گرفت. در مرحله اول تنها قطعات در شبیه‌سازی نقش داشتند و اتصالات بین آن‌ها آرمانی و بی اثر

بودند. در مرحله بعد جای این اتصالات با خطوط ریزنوار عوض شد و دیده شد که این خطوط تأثیر قابل ملاحظه‌ای دارند. در این شبیه‌سازی‌ها سعی شد از مدل خازن و خودالقا که توسط کارخانه‌های معتبر ارائه می‌شود، استفاده شود (مثل خودالقای Coilcraft) تا نتایج شبیه‌سازی به واقعیت نزدیک‌تر شوند. نتایج شبیه‌سازی در فصل ۵ ارائه خواهد شد.

پس از اینکه شبیه‌سازی نهایی به نتایج قابل قبولی رسید، برای رسم جانمایی مدار از نرم‌افزار Altium designer استفاده شد. این مرحله به تهیه ردپای قطعات و رسم مناسب خطوط و جایگذاری مطلوب قطعات نیاز دارد تا در مراحل لحیم‌کاری و نصب قطعات روی مدار چاپی خطا و اشتباه کاهش یابد. همچنین ملزومات بسامد بالا (مانند پهنا و طول خطوط) در این مرحله باید لحاظ شود.

۴-۱-۴) ساخت مدار چاپی و نصب قطعات

فایل جانمایی قطعات مدار طراحی شده برای چاپ بر روی مدار چاپی به کارخانه ارسال می‌شود. امپدانس مشخصه خطوط متصل به کانکتورهای ورودی و خروجی باید ۵۰ اهم باشند (به شکل ۴-۱۲) توجه شود). از فیبر^۱ FR4 برای مدار چاپی استفاده شد. با توجه به ثابت دی الکتریک آن یعنی ۴٫۶ و ضخامت فیبر به اندازه ۱ میلی‌متر و همچنین ضخامت لایه مس حدود ۳۰ میکرومتر، می‌توان پهنای خط ریزنوار را بدست آورد به طوری که امپدانس مشخصه آن ۵۰ اهم شود. این کار به کمک ابزار رایانه‌ای انجام گرفت و پهنای مورد نظر ۱٫۸ میلی‌متر بدست آمد. پس از آماده شدن مدار چاپی باید قطعات بر روی آن نصب شوند. در این مرحله لازم است آزمایش‌های کوچک و مرحله به مرحله برای اطمینان از نصب صحیح قطعات صورت گیرد. ملاحظات عملی در بخش بعد توضیح داده شده است.

¹ Fiber

۴-۲) ملاحظات ساخت

زمانی که سخن از ساخت تقویت کننده به میان می آید، محدودیت ها و ملاحظات را باید در نظر گرفت که در طراحی و شبیه سازی یک تقویت کننده صرفاً در محیط رایانه ای، مطرح نیستند. در ادامه به تعدادی از این موارد اشاره می شود.

۴-۲-۱) قطعات

هنگام طراحی تقویت کننده، با تغییر مقادیر عناصر مدار می توان سعی کرد که به بهترین حالت برای پارامترهای تقویت کننده دست یافت. در محیط شبیه سازی می توان هر مقداری را به صورت پیوسته به عناصر اختصاص داد. اما در ساخت مدار، باید به مقادیر مقاومت، خودالقا و خازن موجود در بازار و آنچه که به صورت استاندارد تولید می شود، اکتفا نمود و از همین مقادیر برای طراحی استفاده شود. در مورد عنصر مقاومت تنها محدودیت همین است. اما خودالقا و خازن، عناصری به شدت وابسته به بسامد هستند. در بعضی از مدل های رایانه ای فقط تغییر امپدانس خازن و خودالقا با بسامد لحاظ می شود. اما در برگه های اطلاعات خازن و خودالقای شرکت های معتبر، مشخصه های الکتریکی وابسته به بسامد دیگری مطرح شده اند که به برخی از آن ها اشاره می شود.

خودالقا [۲۹]: خودالقاها با توجه به جنس هسته، جنس سیم پیچ و نوع پیچاندن، انواع مختلفی دارند. برای یک خودالقا پارامترهای مختلفی تعریف می شود که در ادامه به برخی از آن ها اشاره می شود.

- رواداری خودالقایی^۱: میزان انحرافی که یک خودالقا از مقدار نامی خود می تواند داشته باشد. مقدار این پارامتر با توجه به کاربرد خودالقا اهمیت پیدا می کند. برای مثال در کاربرد تطبیق امپدانس ۲٪ و برای کاربرد مبدل DC به DC ۲۰٪ مناسب است.

¹ Inductance tolerance

- ضریب کیفیت^۱ (Q): کم اتلاف بودن خودالقا با بالا بودن ضریب کیفیت آن معادل است. Q از رابطه زیر محاسبه می‌شود:

$$Q = \frac{Im[Z]}{Re[Z]} \quad (۱-۴)$$

که $Im[Z]$ قسمت موهومی امپدانس خودالقا و $Re[Z]$ قسمت حقیقی آن است. Q یک پارامتر مهم برای فیلترهای باند باریک و نوسان‌سازها است.

- بسامد خود تشدید^۲ (SRF): به بسامدی که در آن خودالقا با خازن داخلی خود به صورت موازی در تشدید قرار می‌گیرد، SRF گفته می‌شود. به میزانی که مقدار خودالقا بزرگ می‌شود، SRF آن کمتر می‌گردد زیرا خازن ناشی از سیم‌پیچ‌ها نیز بزرگ‌تر می‌شوند. رابطه SRF به صورت زیر است:

$$SRF (Hz) = \frac{1}{2\pi\sqrt{LC}} \quad (۲-۴)$$

که در آن L مقدار خودالقا و C مقدار خازن داخلی آن است.

در یک مدار بسامد بالا، ضخامت مدار چاپی و ثابت دی‌الکتریک آن در SRF خودالقای مدار مؤثر است. همچنین نحوه جانمایی قطعات و اتصالات و زمین مدار در ایجاد خازن‌های انگلی^۳ که می‌توانند بسامد خود تشدید خودالقا را تغییر دهند، تأثیر دارد. در بسامد خود تشدید، مقدار دیده شده خودالقا تغییر می‌کند و امپدانس آن حداکثر می‌شود. دامنه این قله امپدانس با ضریب کیفیت خودالقا رابطه مستقیم دارد. برای خودالقایی که نقش choke را ایفا می‌کند بهترین محدوده بسامدی پیرامون SRF است چراکه امپدانس آن حداکثر می‌شود و در نتیجه بهتر مانع عبور سیگنال RF می‌شود. اما اگر خودالقا در مدار تطبیق یا فیلتر به کار رفته باشد، مقدار آن باید ثابت بماند و بسامد کاری آن باید به

^۱ Quality factor

^۲ Self resonance frequency

^۳ Parasitic

قدر کافی با SRF فاصله داشته باشد. به عنوان یک قاعده سر انگشتی خوب است خودالقایی انتخاب شود که SRF آن ۱۰ برابر بسامد کاری مدار باشد.

خازن [۳۰]: برای خازن نیز پارامترهای مختلفی تعریف شده است که به دوتای آنها اشاره می‌شود:

- بسامد خود تشدید (SRF): همانند خودالقا، خازن نیز به دلیل وجود خودالقای انگلی در ساختار خود، در یک بسامد خاص به صورت مدار سری با این خودالقا تشدید می‌کند. در این بسامد بخش موهومی امپدانس خازن صفر می‌شود.

- مقدار مؤثر خازن C_E ^۱: مقدار خازن با تغییر بسامد، تغییر می‌کند و در بسامد تشدید به سمت بی‌نهایت میل می‌کند. رابطه زیر بیان‌گر این موضوع است:

$$C_E = \frac{C_0}{1 - \omega^2 C_0 L_S} \quad (۳-۴)$$

که در آن C_0 مقدار نامی خازن است که مثلاً در بسامد یک مگاهرتز اندازه‌گیری می‌شود. L_S خودالقای معادل همه خودالقای انگلی است که به صورت سری با C_0 قرار می‌گیرد. ω بسامد زاویه‌ای کاری مدار است.

بنابراین مقدار مؤثر خازن بر حسب بسامد تغییر می‌کند. برای کاربردهای شبکه تطبیق و فیلترها، مقدار خازن باید تقریباً ثابت باشد. اما برای تزویج و جلوگیری از DC باید امپدانس خازن حداقل شود که در بسامد تشدید این اتفاق رخ می‌دهد.

در آزمایش‌هایی که برای اندازه‌گیری پارامترهای S ترانزیستور با استفاده از مدار چاپی نشان داده شده در شکل (۳-۱۵) انجام شد، به علت مغایرت نتایج اندازه‌گیری با مقادیر مورد انتظار، عملکرد خازن و خودالقای مورد استفاده به عنوان Bias-T، مورد تردید قرار گرفت. با توجه به توضیحات داده شده در قسمت Bias-T از بخش (۴-۱) تصمیم به تهیه قطعات پهن‌بند با کیفیت گرفته شد.

¹ Effective capacitance

۴-۲-۲) مدار چاپی

ویژگی‌های مدار چاپی‌ای که در بسامدهای بالا از آن استفاده می‌شود مهم است. برای ایجاد یک خط ریزنوار با امپدانس مشخصه ۵۰ اهم مطابق آنچه در فصل دوم اشاره شد، ثابت دی‌الکتریک، ضخامت مدار چاپی، تلفات آن و ضخامت لایه هادی (مثلاً مس) باید در محاسبات لحاظ شوند. از میان فیبرهای موجود در بازار دو فیبر RO4003 شرکت Rogers و FR4 پر استفاده‌تر هستند. برای اهداف آزمایشگاهی و برای بسامدهای تا حدود ۳ گیگاهرتز مدار چاپی از جنس FR4 مناسب است. آنچه که اهمیت دارد دسترسی به مقادیر اصلی مشخصه‌های مدار چاپی مورد استفاده در کارخانه است. چراکه تولید کننده‌های زیادی فیبر با نام FR4 را تولید می‌کنند و مشخصه‌های فیبرهای تولید شده تا اندازه‌ای با هم متفاوت است. پس باید از کارخانه‌ای که برای تولید مدار چاپی انتخاب شده است، درخواست کرد که مشخصه‌های فیبر FR4 مورد استفاده خود را برای طراح مدار ارسال نماید. کارخانه چاپ کننده مدار، بر اساس فناوری و تجهیزاتی که استفاده می‌کند، محدودیت‌هایی نیز دارد. به طور مثال حداقل پهنای خط یا حداقل فاصله بین خطوط که می‌تواند روی مدار چاپی ایجاد کند. این محدودیت‌ها هنگام رسم جانمایی باید لحاظ شوند. در کار حاضر خطوط ریزنوار تنها برای اتصال بین قطعات استفاده شدند و هیچ کاربرد دیگری مانند مدار تطبیق، در طراحی مدار برای آن‌ها در نظر گرفته نشده بود، این خطوط حتی اگر در اندازه‌های کمی کوچک‌تر از یک دهم طول موج باشند، اثر قابل ملاحظه‌ای در پارامترهای تقویت‌کننده دارند. بنابراین باید در شبیه‌سازی لحاظ شوند. در این حالت بین نرم‌افزار رسم جانمایی و نرم‌افزار شبیه‌سازی یک چرخه آزمایش و خطا وجود دارد به این صورت که در رسم جانمایی آنچه که با توجه به ابعاد قطعات و حداقل ضخامت خطوط قابل رسم است بررسی و انجام می‌شود و در شبیه‌سازی مدل این خطوط با همین اندازه‌ها و با مشخصاتی که از فیبر آن‌ها در اختیار است، شبیه‌سازی می‌شود. اگر نتیجه شبیه‌سازی مطلوب نبود بار دیگر باید در رسم

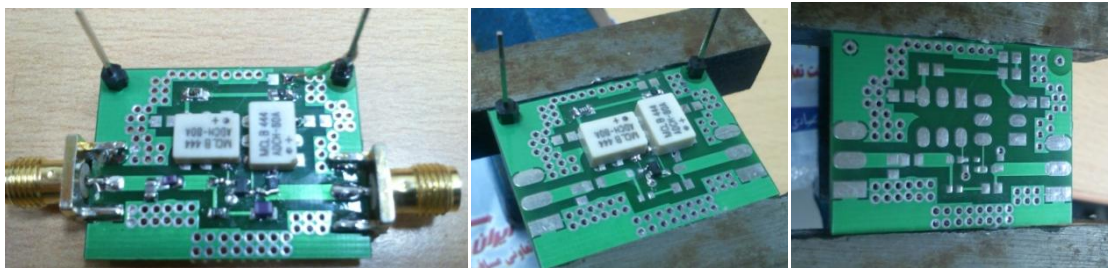
جانمایی باتوجه به مقدورات آن، تجدید نظر شود. سپس نتیجه آن مجدداً به شبیه‌ساز داده شود و بررسی گردد. و این چرخه تا رسیدن به نتایج مطلوب باید تکرار شود.

۴-۲-۳) لحیم‌کاری

برای لحیم‌کاری یک مدار چاپی با قطعات SMD، با توجه به ابعاد کوچک این قطعات، ابزار و تجهیزاتی لازم است. گیره برای نگه داشتن مدار چاپی هنگام لحیم‌کاری، یک ذره‌بین یا میکروسکوپ برای بهتر دیده شدن قطعات کوچک‌تر هنگام کار (در صورت فراهم نبودن این امکانات یک ذره‌بین دستی که فقط بتوان بعد از لحیم‌کاری وضعیت پایه‌های قطعات را با آن بررسی کرد هم خوب است)، هویه هوای داغ یا هویه دستی معمولی با نوک نازک (مخصوص SMD) و خمیر قلع یا سیم قلع باریک از جمله این ابزار است. در مرحله رسم جانمایی باید فاصله بین پایه‌ها، خطوط و زمین مدار و همچنین فاصله خود قطعات از هم به گونه‌ای باشد که لحیم‌کاری ممکن شود. هنگام نصب قطعات باید آن‌ها را در محل مربوط به خودشان فشار داد تا قلع ذوب شده کاملاً پایه قطعه را به مسیر روی مدار چاپی بچسباند.

از نکات مهم هنگام لحیم‌کاری توجه به حساسیت بعضی قطعات به گرمای زیاد و یا الکتریسیته ساکن می‌باشد. همچنین ریز بودن بعضی قطعات (برای مثال خازن UBC با بسته‌بندی ۰۴۰۲) امکان جدا شدن ناگهانی و پریدن قطعه از مدار چاپی را افزایش می‌دهد، بنابراین باید دقت کافی را هنگام لحیم‌کاری مبذول داشت. بعد از نصب قطعات روی مدار چاپی می‌توان به کمک آزمایش اتصال کوتاه مولتی‌متر^۱، از صحت لحیم‌کاری و اتصال قطعات مطمئن شد. شکل (۴-۱۵) لحیم‌کاری تقویت‌کننده نهایی را در چند مرحله نشان می‌دهد.

¹ Multi meter

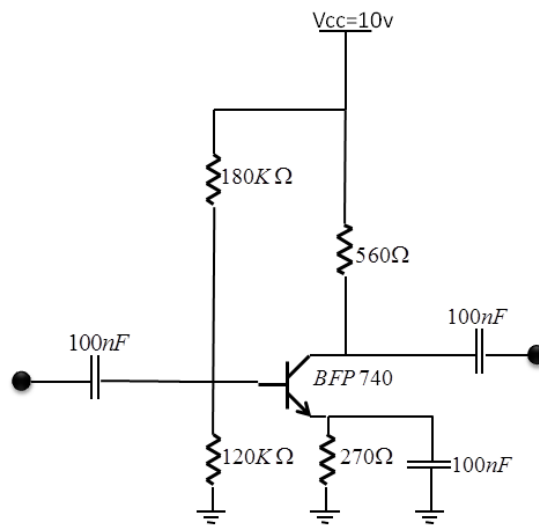


شکل (۴-۱۵) چند مرحله لحیم کاری مدار چاپی تقویت کننده پیشنهادی

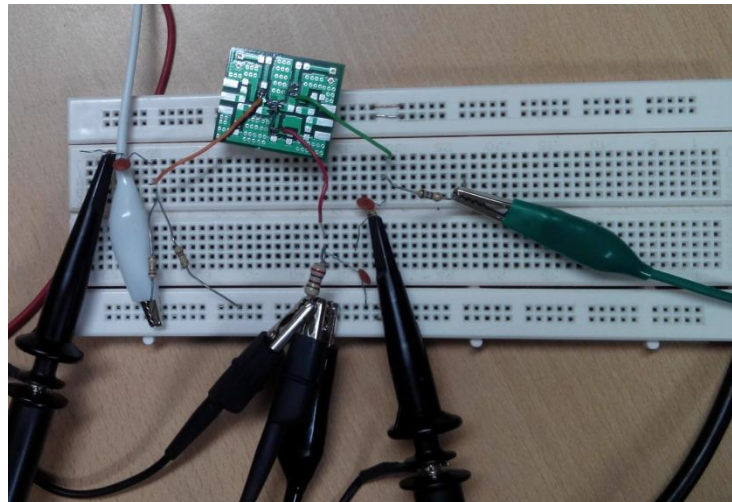
۴-۲-۴ عیب یابی

برای سنجش سلامت بعضی قطعات آزمایش‌های ساده‌ای وجود دارد. به طور مثال برای سنجش سالم بودن ترانزیستور BJT نوع npn با استفاده از یک مولتی‌متر، گمانه^۱ مثبت آن را روی پایه بیس قرار می‌دهیم و گمانه زمین (مشترک) آن را به ترتیب یک بار روی آمیتر و بار دیگر روی کلکتور قرار می‌دهیم. اعداد خوانده شده معمولاً در محدوده ۷۰۰ تا ۹۰۰ میلی‌ولت هستند. ترانزیستور زمانی سالم است که عدد مربوط به بیس-امیتر از عدد مربوط به بیس-کلکتور بیشتر باشد. آنچه که در این کار رخ داد، این بود که عدد خوانده شده مربوط به بیس کلکتور به اندازه ۱ الی ۲ میلی‌ولت بیشتر از بیس آمیتر بود. این آزمایش برای چند ترانزیستور از همین مدل (BFP740) انجام شد و در همه آن‌ها همین حالت مشاهده شد. با توجه به اختلاف کم و اشتراک این وضعیت در همه ترانزیستورهای از این نوع، نمی‌شد قضاوت قطعی در مورد خراب شدن ترانزیستور انجام داد. به عنوان یک آزمایش ساده از عملکرد ترانزیستور، مدار تقویت کننده ساده‌ای طراحی شد و روی bread board بسته شد که در شکل (۴-۱۶) دیده می‌شود. با توجه به اینکه ترانزیستور در بسته‌بندی SMD قرار داشت، پایه‌های آن روی یک مدار چاپی بدون استفاده لحیم شد و به کمک سیم بیرون آورده شد. شکل (۴-۱۷) ترانزیستور و مدار تقویت کننده را نشان می‌دهد.

¹ Probe



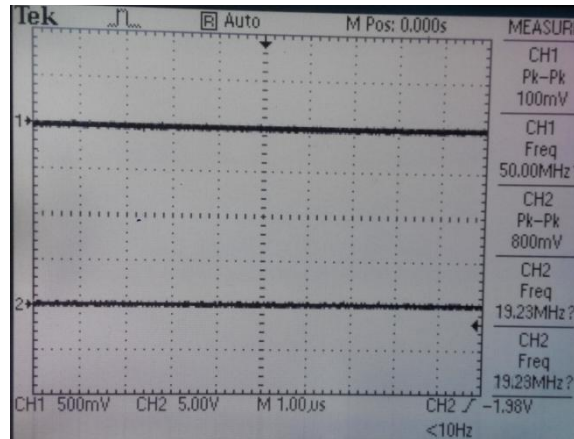
شکل (۴-۱۶) مدار تقویت کننده ساده برای بستن روی bread board برای سنجش عملکرد ترانزیستور



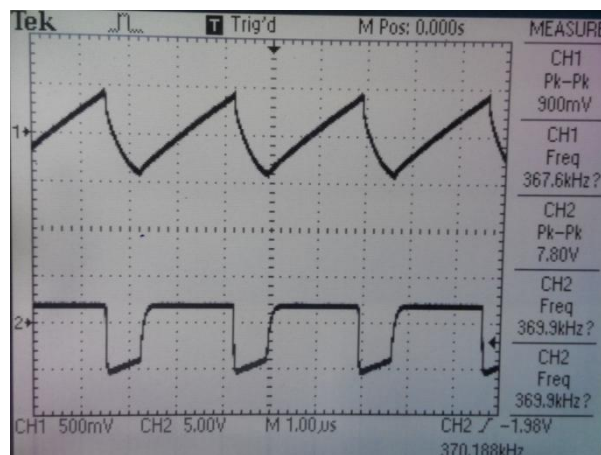
شکل (۴-۱۷) مدار ساده آزمایش عملکرد ترانزیستور BFP740

بدون گذاشتن خازن کنارگذر^۱ به موازات مقاومت امیتر، انتظار بهره زیادی از تقویت کننده نیست. در این حالت تقویت فقط در بسامدهای پایین مثلاً ۴ یا ۵ مگاهرتز صورت گرفت. اما اتفاق عجیبی در حین این آزمایش رخ داد. به این صورت که با قرار دادن خازن کنارگذر در امیتر ترانزیستور، ورودی و خروجی مدار بدون اتصال هیچ منبع سیگنالی شروع به نوسان کردند. شکل (۴-۱۸) ورودی و خروجی را در نبود خازن کنارگذر و بدون اتصال منبع سیگنال نشان می دهد. شکل (۴-۱۹) ورودی و خروجی را با وجود خازن کنارگذر ۱۰۰ نانوفارادی و بدون اتصال منبع سیگنال نشان می دهد.

^۱ Bypass

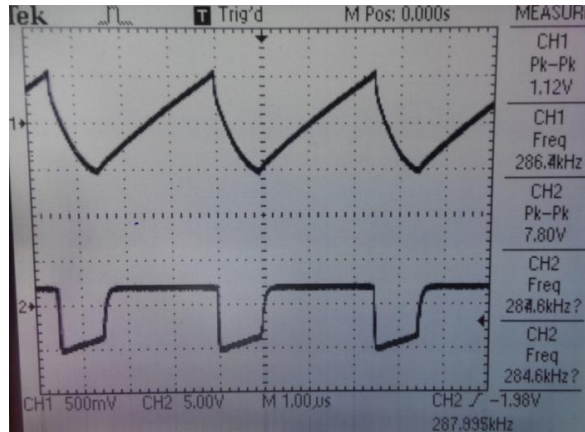


شکل (۴-۱۸) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی
سنجش عملکرد BFP740 بدون خازن کنارگذر و منبع سیگنال



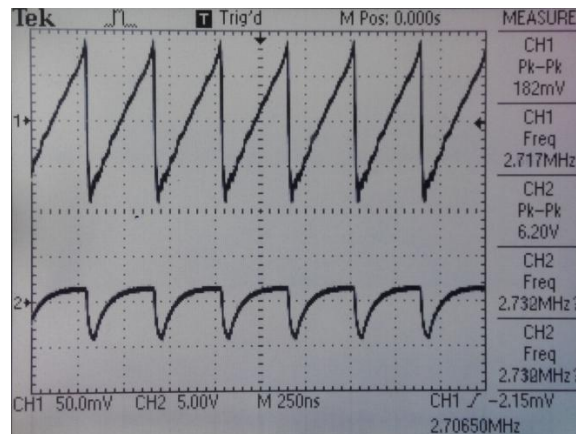
شکل (۴-۱۹) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی
سنجش عملکرد BFP740 با خازن کنارگذر ۱۰۰ نانوفاراد و بدون منبع سیگنال

در شکل (۴-۱۹) بسامد نوسان حدوداً با ۳۶۹ کیلوهرتز برابر است. با تغییر مقدار خازن مشاهده شد که بسامد نوسان نیز تغییر می‌کند. به طوری که با افزایش مقدار خازن بسامد کم و با کاهش مقدار خازن بسامد زیاد می‌شود. شکل (۴-۲۰) ورودی و خروجی را با خازن ۲۲۰ میکروفاراد و شکل (۴-۲۱) با خازن ۱ نانوفاراد نشان می‌دهند که به ترتیب بسامد نوسان برابر با ۲۸۶ کیلوهرتز و ۲،۷ مگاهرتز می‌باشد.



شکل (۴-۲۰) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی

سنجش عملکرد BFP740 با خازن کنارگذر ۲۲۰ میکروفاراد و بدون منبع سیگنال



شکل (۴-۲۱) تصویر صفحه اسیلسکوپ از ورودی و خروجی مدار آزمایشی

سنجش عملکرد BFP740 با خازن کنارگذر ۱ نانوفاراد و بدون منبع سیگنال

به طور کلی افزایش بهره، احتمال ناپایدار شدن مدار را افزایش می‌دهد. اگرچه این مدار به خاطر وجود یک مدار چایی با سطح اضافه و استفاده از bread board احتمالاً عناصر انگلی زیادی دارد، اما وابستگی بسامد نوسان به مقدار خازن کنارگذر، نقش مستقیم این خازن در این نوسان ناخواسته را نشان می‌دهد.

برای مدار نهایی که با همین ترانزیستور طراحی شد، در مرحله اول عناصر مؤثر در مدار بایاس لحیم-کاری شدند. سپس بایاس ترانزیستور آزمایش شد. با شروع آزمایش مشاهده شد که جریانی کشیده نمی‌شود و کل ولتاژ ۵ ولت منبع تغذیه روی کلکتور می‌افتد. همچنین گرچه ولتاژ بیس امیتر کمتر از

۰,۷ ولت و ترانزیستور ظاهراً خاموش است (چون کلکتور جریان نمی‌کشد) اما از مقاومت بیس (۳۹ کیلو اهم) جریان می‌گذرد یعنی از بیس جریان کشیده می‌شود. از دو سر مقاومت ۳۹ کیلو اهم با مولتی‌متر حدوداً مقدار ۲۴ کیلو اهم خوانده شد. وقتی همین مقاومت از مدار چاپی جدا و مجدداً اندازه‌گیری شد همان مقدار ۳۹ کیلو اهم نشان داده شد. علت این بود که محل پایه‌های این مقاومت بدون اتصال آن، حدود ۳۸ کیلو اهم مقاومت نشان می‌داد. در واقع علت اصلی این پدیده، خراب شدن ترانزیستور و به وجود آمدن مقاومت ۳۸ کیلو اهم بین پایه‌های کلکتور و بیس آن بود که از لحاظ DC همان دو سر مقاومت ۳۹ کیلو اهم بودند. با تعویض ترانزیستور مجدداً آزمایش صورت گرفت. جریان و ولتاژ بایاس، مقدار مورد انتظار نبود. جریان حدوداً برابر ۱۰ میلی‌آمپر و ولتاژ کمی بیشتر از ۳ ولت بود. با افزایش ولتاژ تغذیه، نه تنها جریان زیاد می‌شد بلکه ولتاژ CE نیز زیاد می‌شد. مثلاً وقتی جریان ۱۳ میلی‌آمپر شد، ولتاژ برابر ۴,۳ ولت گردید. بنابراین باید مقاومت بیس کمتر می‌شد. مقاومت بیس کوچک‌تر شد تا با مقاومت ۱۶ کیلو اهم نقطه کار به مقدار طراحی شده رسید.

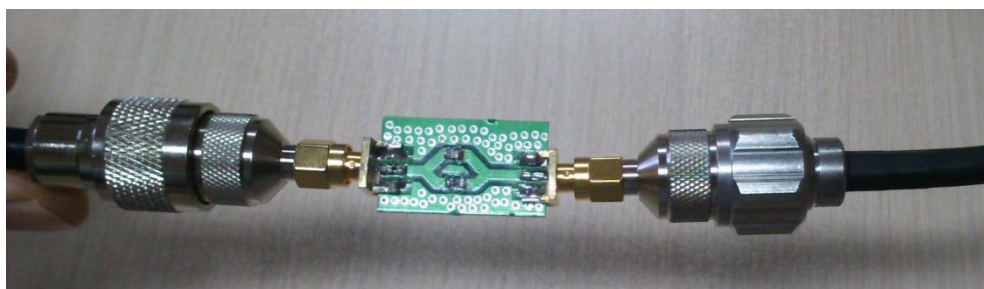
بعد از اتمام لحیم‌کاری کل مدار چاپی مجدداً بایاس DC آزمایش شد تا به علت لحیم‌کاری مشکلی ایجاد نشده باشد. با صحیح بودن نقطه کار، مدار برای سنجش پارامترهای S به تحلیل‌گر شبکه متصل شد. شکل (۴-۲۲) تصویر یکی از اندازه‌گیری‌ها را نشان می‌دهد.



شکل (۴-۲۲) اندازه‌گیری ضریب بازتاب تقویت‌کننده با تحلیل‌گر شبکه

اما تقویت‌کننده هیچ بهره‌ای نداشت. مشاهده شد ولتاژ بیس امیتر حدود ۰,۴ الی ۰,۵ ولت است همچنین β ترانزیستور حدود ۹۰ است که نسبت به حداقل آن در برگه اطلاعات یعنی ۱۶۰ خیلی کوچک است. برای عیب‌یابی مدار چند احتمال و راه‌کار مطرح شد. یکی جدا کردن منبع تغذیه بیس از کلکتور برای کنترل و افزایش ولتاژ بیس امیتر، اما هرچه ولتاژ تغذیه بالا می‌رفت، جریان بیس و به تبع آن جریان کلکتور نیز بیشتر می‌شد. در عین حال ولتاژ بیس امیتر خیلی کم تغییر می‌کرد. اما می‌توان نتیجه گرفت که ترانزیستور سوخته است چراکه با افزایش جریان بیس، جریان کلکتور نیز افزایش می‌یابد. بخش اعظم جریانی که از منبع تغذیه کشیده می‌شود همان جریان کلکتور است و مسیر بیس جریان اضافه نمی‌کشد (مثلا به علت سوختن و اتصال کوتاه داخلی ترانزیستور). همچنین ولتاژ کلکتور-امیتر حدود ۳ ولت و مقدار معقولی است.

در شبیه‌سازی، مقادیر خودالقا و خازن‌ها تغییر داده شدند. با اینکه این تغییرات روی نتایج، به وضوح اثر می‌گذاشتند اما هیچ وقت بهره را در کل بازه بسامدی صفر نمی‌کردند. پس خطای این عناصر نمی‌تواند عامل صفر بودن بهره باشد. همچنین مطابق شکل (۴-۲۳) خودالقا و خازن‌های تطبیق ورودی و پس‌خورد در مدار تشدید آزمایش شدند.



شکل (۴-۲۳) آزمایش تشدید خودالقا و خازن برای تشخیص مقادیر آن‌ها
به کمک مدار چاپی طراحی شده برای این منظور

به این صورت که یک خودالقا و یک خازن به حالت موازی قرار داده می‌شدند و به کمک تحلیل‌گر شبکه یک بازه بسامدی جاروب می‌شد. محل تشدید این خازن و خودالقا روی صفحه تحلیل‌گر شبکه مشخص می‌شد. همه تشدیدها در بسامدهای پایین تر از مقدار محاسبه شده رخ دادند. یعنی مقدار

خازن و خودالقا یا یکی از آن‌ها بیشتر از مقدار مورد انتظار است. البته مدار طراحی شده برای این آزمایش که در شکل (۴-۲۳) نشان داده شده است، ممکن است به خاطر دو شاخه شدن خط ریزنوار روی آن و یا طول این خطوط، دارای عناصر انگلی زیادی باشد که در این نتیجه، تأثیرگذار بوده باشند. وقتی S_{21} حدود صفر دسیبل است یعنی خازن‌های Bias-T درست کار می‌کنند چراکه وظیفه آن‌ها همین عبور سیگنال در کل بازه بسامدی است. در نتیجه این خازن‌ها خراب نیستند.

وقتی ترانزیستور خاموش است مقادیر پارامتر S با حالت روشن تفاوت دارد. مثلاً S_{21} در حالت خاموش تا حدود -20dB افت می‌کند در حالی که در حالت روشن حدود صفر است. بنابراین از زیر ترانزیستور یا درون زیرلایه، تزویج رخ نمی‌دهد.

نهایتاً تصمیم گرفته شد یک آزمایش دیگر انجام شود. به این منظور ترانزیستور جدا شد و یکی دیگر از همان مدل جایگزین گردید. این بار برخلاف حالت قبل، تقویت‌کننده شروع به تقویت سیگنال نمود، گرچه نتایج مشاهده شده با نتایج شبیه‌سازی تفاوت زیادی داشتند. این نتایج در فصل پنجم گزارش شده‌اند.

فصل ۵

نتایج شبیه‌سازی و ساخت

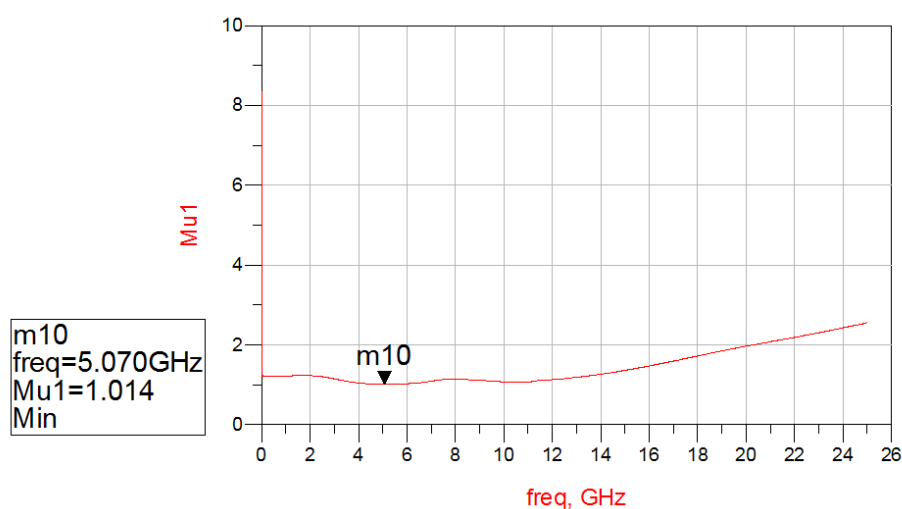
۵-۱) نتایج شبیه‌سازی

روش اصلی طراحی مدار در این کار، پس‌خورد منفی مقاومتی می‌باشد. در این بخش نتایج شبیه‌سازی‌های مدار اصلی ارائه می‌شود. در ابتدا مطابق شکل‌های (۴-۸) و (۴-۹)، شبیه‌سازی بدون در نظر گرفتن خطوط ریزنوار بین قطعات انجام شد. مقادیر عناصر بدست آمده در طراحی مدار در این مرحله، در جدول (۵-۱) نشان داده شده است.

جدول (۵-۱) مقادیر عناصر طراحی اول مدار تقویت‌کننده بدون اثر اتصالات بین قطعات

۱۲۰ اهم	مقاومت بایاس متصل به منبع تغذیه
۳ کیلو اهم $R2 =$ ۱,۲ کیلو اهم $R1 =$	مقاومت‌های بایاس مدار تقسیم مقاومتی بیس ترانزیستور
۴۷۰ اهم	مقاومت مسیر پس‌خورد
۴,۷ نانوهانری	خودالقای مسیر پس‌خورد
۴۳ اهم	مقاومت پایدارسازی در خروجی
۱,۲ پیکوفاراد	خازن موازی در خروجی
۱۰۰ نانوفاراد	خازن بایاس T
حدود ۳ میکروهانری	چوک RF در بایاس T

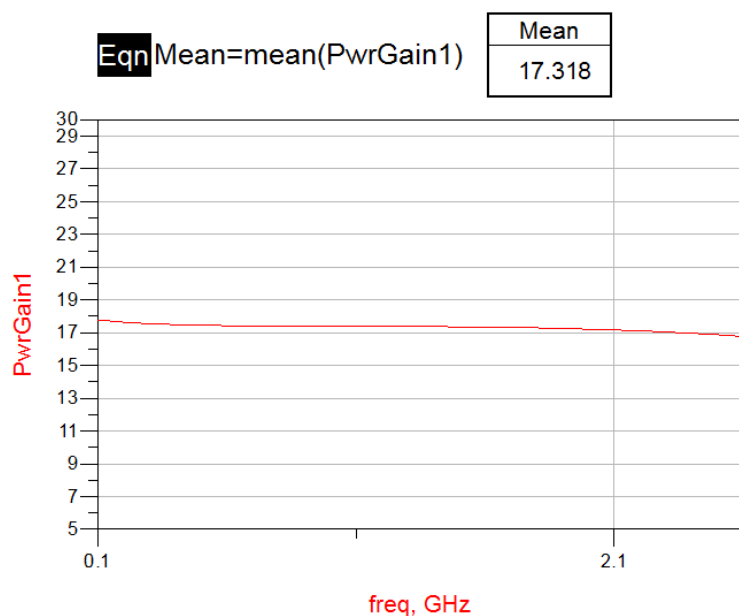
شکل (۱-۵) پایداری تقویت کننده را با معیار μ از بسامد چند مگاهرتز تا ۲۵ گیگاهرتز نشان می دهد.



شکل (۱-۵) پایداری طراحی اول تقویت کننده تا ۲۵ گیگاهرتز در شبیه سازی بدون اثر اتصالات

شکل (۲-۵) بهره تقویت کننده را با تغییرات قله به قله یک دسیبل نشان می دهد که متوسط بهره

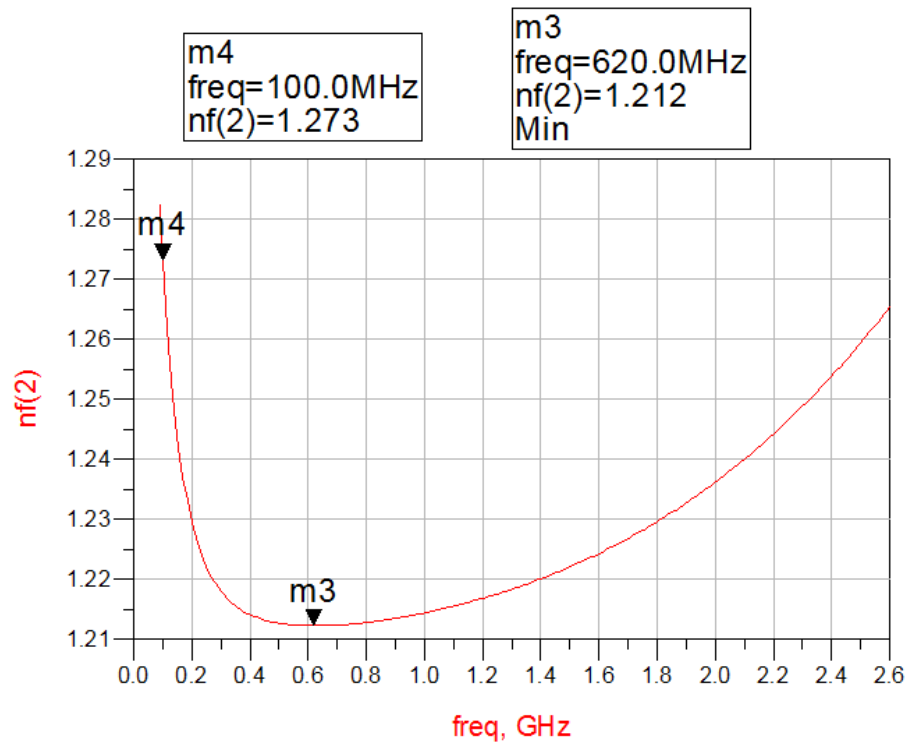
برابر با ۱۷,۳ دسیبل می باشد.



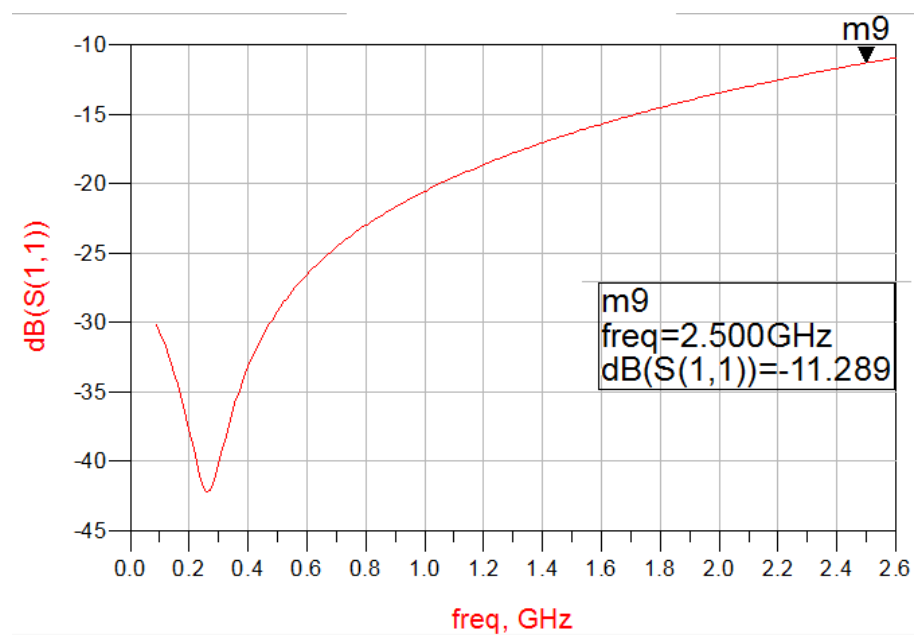
شکل (۲-۵) بهره طراحی اول تقویت کننده (بدون اثر اتصالات بین قطعات)

شکل (۳-۵) عدد نویز این مدار را با حداکثر مقدار ۱,۲۷ دسیبل و شکل (۴-۵) S_{11} را بر حسب

دسیبل با حداکثر مقدار ۱۱,۳- دسیبل نشان می دهند.



شکل (۳-۵) عدد نویز طراحی اول تقویت کننده (بدون اتصالات بین قطعات)



شکل (۴-۵) S_{11} طراحی اول تقویت کننده (بدون اثر اتصالات بین قطعات)

نتایج با لحاظ کردن خطوط ریزنوار: با توجه به اثری که خطوط ریزنوار حتی با طولهای کوچک

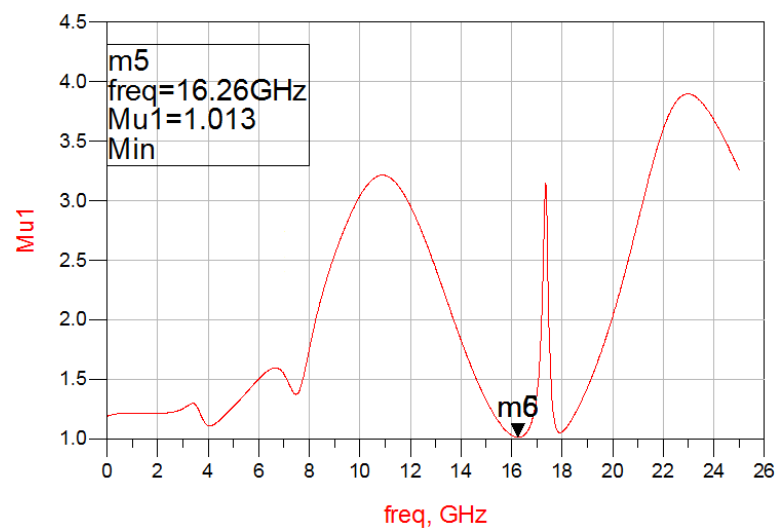
در نتایج شبیه سازی دارند، لازم بود تقویت کننده با در نظر گرفتن طول واقعی اتصالات میان قطعات

مجدداً شبیه‌سازی شود (شکل (۴-۱۰) و (۴-۱۱)). مقادیر عناصر مدار به علت تغییر در مدار بایاس DC برای ملاحظات ساخت و نیز مدار ac به خاطر اثر اتصالات ریزنوار، مقداری تغییر یافت که در جدول (۵-۲) آمده است. اندازه طول و عرض اتصالات ریزنوار بین قطعات در شکل‌های (۴-۱۰) و (۴-۱۱) آمده است.

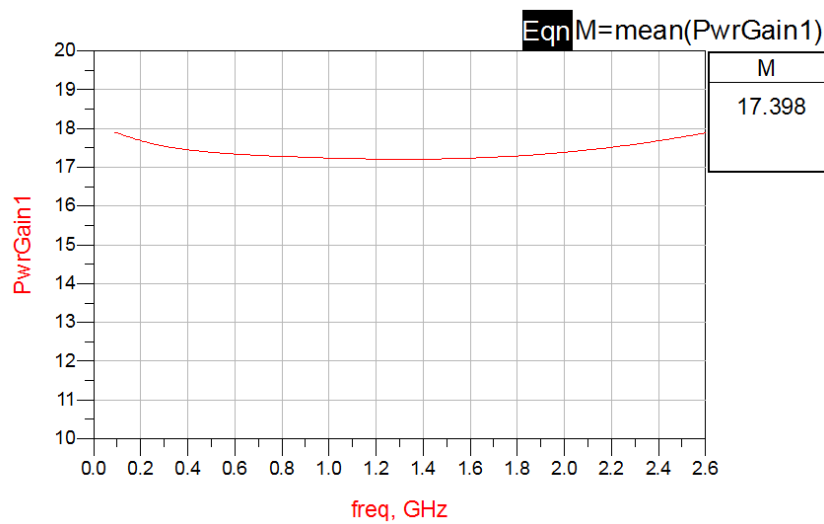
جدول (۵-۲) مقادیر عناصر مدار ac تقویت‌کننده پیشنهادی با اتصالات ریزنوار

مقاومت بایاس متصل به منبع تغذیه	۱۳۰ اهم
مقاومت بایاس در بیس ترانزیستور	۳۹ کیلوهم
مقاومت پس‌خورد	۵۶۰ اهم
خودالقای پس‌خورد	۶,۸ نانو هانری
مقاومت پایدارسازی	۳۳ اهم
خودالقای شبکه تطبیق ورودی	۱,۶ نانو هانری
خازن شبکه تطبیق ورودی	۰,۷ پیکو فاراد
خازن بایاس T	۱۰۰ نانوفاراد
چوک RF در بایاس T	حدود ۳ میکروهانری

شکل (۵-۵) پایداری تقویت‌کننده را در این حالت نشان می‌دهد. در شکل (۵-۶) بهره توان تقویت‌کننده با مقدار متوسط ۱۷,۴ و تغییرات قله به قله ۰,۷ دسیبل نشان داده شده است.

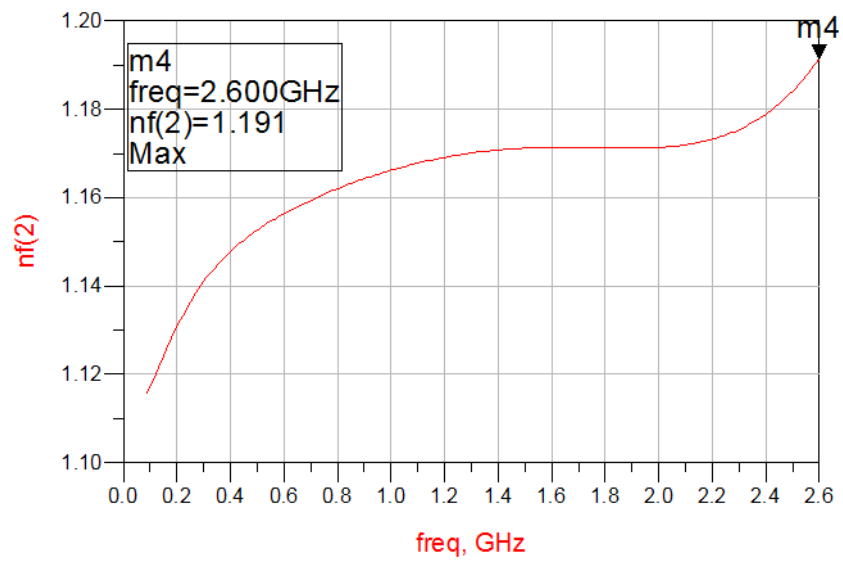


شکل (۵-۵) پایداری طراحی دوم تقویت کننده با اثر اتصالات بین قطعات

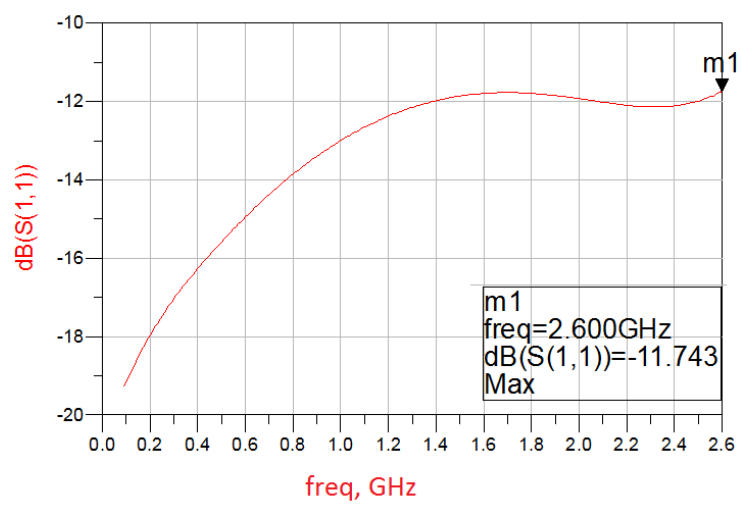


شکل (۶-۵) بهره توان طراحی دوم تقویت کننده با اثر اتصالات بین قطعات

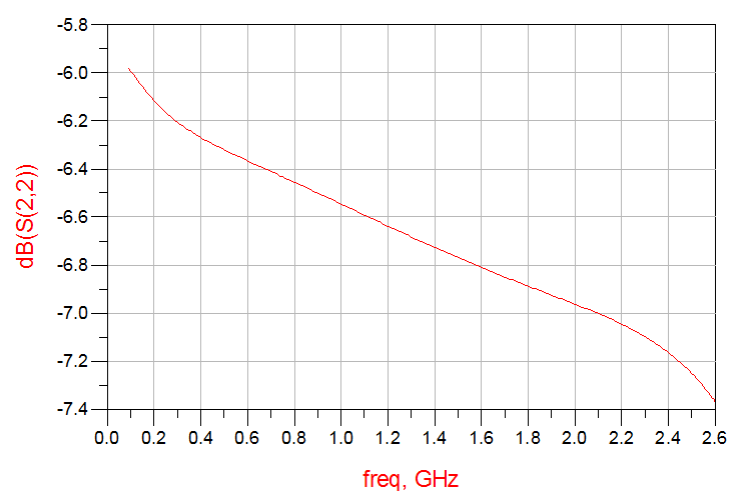
حداکثر عدد نویز تقویت کننده پیشنهادی در شبیه سازی برابر با ۱,۲ دسیبل بدست آمد که در شکل (۷-۵) دیده می شود. S_{11} ، S_{22} و S_{12} به ترتیب در شکل های شکل (۸-۵) و شکل (۹-۵) و شکل (۱۰-۵) دیده می شوند.



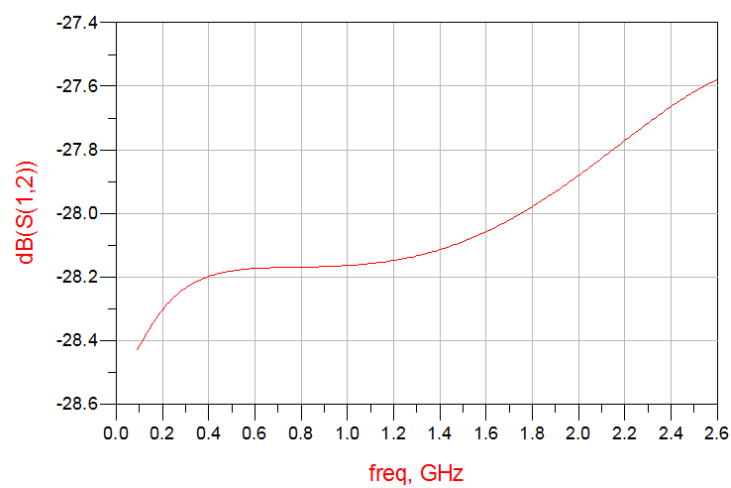
شکل (۷-۵) عدد نویز طراحی دوم تقویت کننده با اثر اتصالات بین قطعات



شکل (۸-۵) S_{11} طراحی دوم تقویت کننده با اثر اتصالات بین قطعات



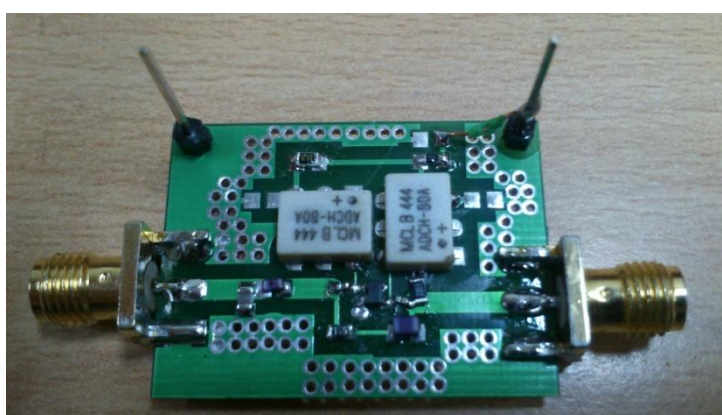
شکل (۵-۹) طراحی دوم تقویت کننده با اثر اتصالات بین قطعات



شکل (۵-۱۰) طراحی دوم تقویت کننده با اثر اتصالات بین قطعات

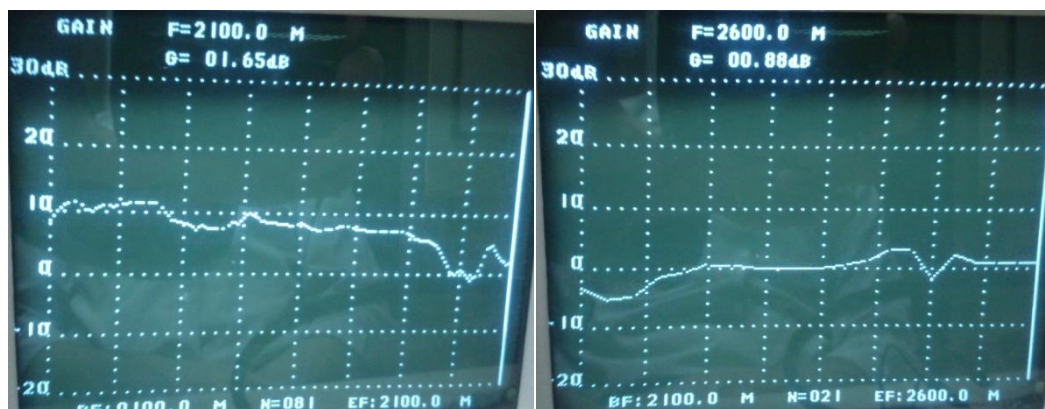
۵-۲) نتایج اندازه‌گیری

مدار ساخته شده در شکل (۵-۱۱) دیده می‌شود. مدار چاپی به عرض ۲,۵ سانتی‌متر و طول ۵,۴ سانتی‌متر با در نظر گرفتن کانکتورهای SMA می‌باشد. این مدار در مرحله اول هیچ بهره‌ای نداشت. با تعویض ترانزیستور و جایگذاری یک ترانزیستور جدید از همان نوع و آزمایش دوباره مدار، این بار بهره‌ای هر چند متفاوت از مقادیر شبیه‌سازی بدست آمد.

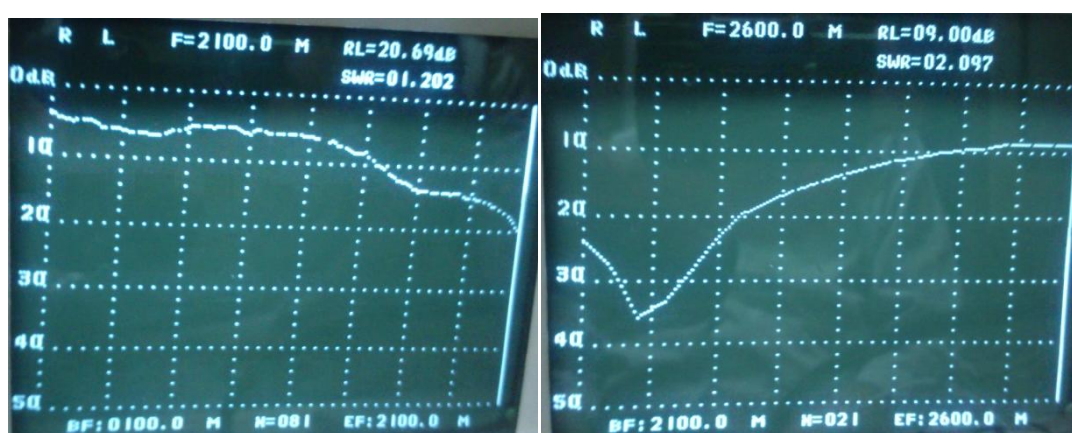


شکل (۵-۱۱) تقویت‌کننده پیشنهادی ساخته شده

برای سنجش پارامترهای S تقویت‌کننده پیشنهادی از تحلیل گر شبکه مدل AT3320 استفاده شد. به علت اینکه این تحلیل گر با گام‌های ۲۵ مگاهرتز تنها از ۱۰۰ تا ۲۱۰۰ مگاهرتز را اندازه‌گیری می‌کند، دو بازه برای اندازه‌گیری در نظر گرفته شد اول از ۱۰۰ تا ۲۱۰۰ مگاهرتز و دوم از ۲۱۰۰ تا ۲۶۰۰ مگاهرتز، که برای هر بازه بسامدی نیاز به انجام کالیبراسیون جدید است. شکل (۵-۱۲) و شکل (۵-۱۳) تصویر صفحه تحلیل گر شبکه را به ترتیب هنگام اندازه‌گیری بهره توان تقویت‌کننده و هنگام اندازه‌گیری S_{11} نشان می‌دهد.



شکل (۵-۱۲) نتایج اندازه‌گیری بهره تقویت‌کننده پیشنهادی با تحلیل گر شبکه



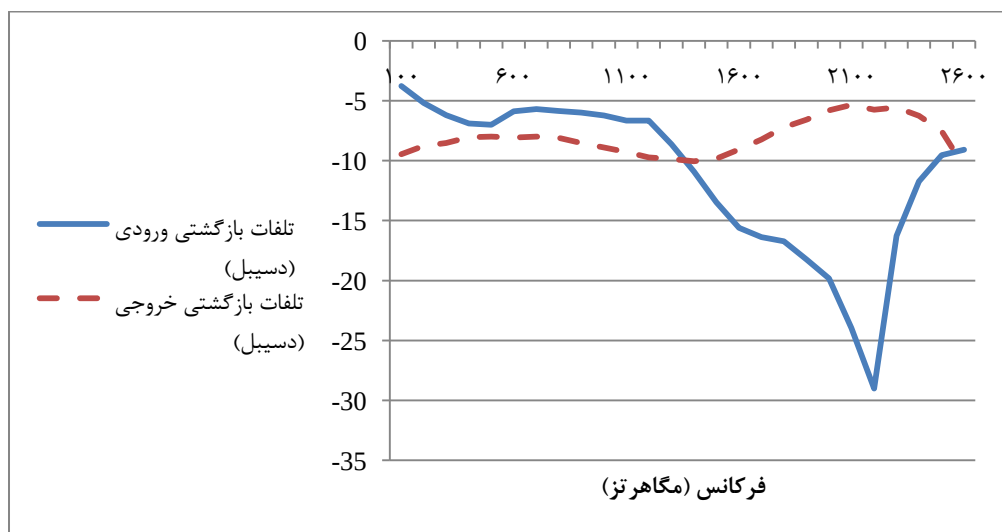
شکل (۵-۱۳) نتایج اندازه‌گیری S11 تقویت‌کننده پیشنهادی با تحلیل گر شبکه

شکل (۵-۱۴) نتایج اندازه‌گیری بهره توان را به صورت نمودار نمایش می‌دهد. پارامتر S_{12} در همه پهنای باند کمتر از ۲۰- دسیبل بود و تنها در بازه کوچکی پیرامون ۲۴۰۰ و ۲۵۰۰ مگاهرتز به ۱۶- و ۱۷- دسیبل می‌رسید.



شکل (۵-۱۴) بهره توان اندازه‌گیری شده برای تقویت‌کننده پیشنهادی

شکل (۵-۱۵) تلفات بازگشتی ورودی و خروجی حاصل از نتایج اندازه‌گیری را به صورت نمودار نمایش می‌دهد.



شکل (۵-۱۵) تلفات بازگشتی ورودی و خروجی اندازه‌گیری شده برای تقویت‌کننده پیشنهادی

به علت عدم وجود دستگاه عدد نویز سنج^۱ در آزمایشگاه دانشگاه، امکان سنجش عدد نویز تقویت-کننده ساخته شده فراهم نشد.

^۱ Noise figure meter

۵-۳) نتیجه‌گیری و پیشنهاد

در فرایند ساخت یک مدار بسامد بالا پارامترهای بسیار زیادی دخیل هستند که می‌توانند میان نتایج اندازه‌گیری و شبیه‌سازی‌های رایانه‌ای تفاوت ایجاد کنند. عملکرد تک تک قطعات، کیفیت مدار چاپی مورد استفاده و همچنین دقت دستگاه اندازه‌گیری و ابزار کالیبراسیون آن، همگی در نتایج اندازه‌گیری مدار ساخته شده نقش دارند. در این اثر طراحی، شبیه‌سازی، ساخت و اندازه‌گیری یک تقویت‌کننده پهن‌بند با روش پس‌خورد منفی مقاومتی ارائه شد. نتایج شبیه‌سازی، بهره تخت برابر با ۱۷,۴ دسیبل با تغییرات قله به قله ۰,۷ دسیبل و عدد نویز کمتر از ۱,۲ دسیبل را نشان دادند. تلفات بازگشتی ورودی در همه بازه بسامدی مورد نظر کمتر از ۱۱- دسیبل شد. نتایج اندازه‌گیری مدار ساخته شده، بهره متغیر در بازه ۱۰۰ تا ۱۷۰۰ مگاهرتز را نشان داد و در بقیه بازه تقریباً تقویتی وجود نداشت. تلفات بازگشتی ورودی در بسامد ۲۱۰۰ مگاهرتز کمتر از مقدار شبیه‌سازی شد اما در ابتدای بازه بسامدی بیشتر از نتایج شبیه‌سازی بدست آمد.

در صورت فراهم بودن زمان و امکانات کافی می‌توان آزمایش‌هایی برای یافتن علت تفاوت زیاد بین نتایج شبیه‌سازی و ساخت انجام داد. برای مثال:

✓ نمونه‌های بیشتری از این تقویت‌کننده روی مدار چاپی لحیم‌کاری شوند و مورد سنجش قرار بگیرند.

✓ از تحلیل‌گر شبکه 8720C مربوط به شرکت معتبر hp برای اندازه‌گیری استفاده شود (تا این زمان به علت نبودن ابزار حفاظتی مناسب، آزمایش تقویت‌کننده با این دستگاه امکان‌پذیر نبوده است).

✓ مدار چاپی مورد استفاده برای سنجش دقت اندازه‌خودالقا و خازن، می‌تواند بهتر و مطمئن‌تر طراحی شود.

✓ از فیبر با کیفیت بهتر (و البته گران‌تر) نسبت به FR4 استفاده شود.

- ✓ برای سنجش عدد نویز در صورت فراهم نشدن عدد نویز سنج در آزمایشگاه دانشگاه، با سایر آزمایشگاه‌ها برای این کار هماهنگ شود (به علت کمبود زمان کافی این امر میسر نشد).
- ✓ همچنین تحقیقات پیرامون نحوه de-embedding و استخراج پارامترهای پراکندگی ترانزیستور به صورت عملی، تکمیل شود.

پیوست

در این پیوست نتیجه آزمایش دومین مدار چاپی ساخته شده از تقویت کننده پیشنهادی ارائه شده است. در اولین گام عناصر مدار بایاس لحیم کاری شدند. با تجربه‌ای که از مدار چاپی قبلی وجود داشت مقاومت ۱۶ کیلو اهم در بیس قرار داده شد، اما نقطه کار درست حاصل نشد. برای افزایش مقدار مقاومت با توجه به مقادیر موجود در آزمایشگاه، دو مقاومت ۳۹ کیلو اهم موازی شد تا معادل یک ۱۹/۵ کیلو اهم باشد. در این حالت با منبع تغذیه ۵ ولت جریان ۱۵٫۵ میلی آمپر بدست آمد. مشاهده شد که اگر ولتاژ کلکتور-امیتر از خود پایه‌های ترانزیستور خوانده شود، جریان قابل ملاحظه-ای توسط مولتی متر کشیده می شود! در نتیجه ولتاژ خوانده شده صحیح نخواهد بود. به همین دلیل ولتاژ روی مقاومت متصل به منبع تغذیه (۱۳۰ اهم) با مولتی متر خوانده شد که برابر ۲ ولت بود یعنی حدود ۳ ولت می ماند برای کلکتور-امیتر، پس نقطه کار تقریباً درست شد. در مرحله بعد سایر عناصر لحیم کاری شدند و به وسیله تحلیل گر شبکه پارامتر S_{21} اندازه گیری شد. ابتدا اندازه گیری در بازه ۱۰۰ تا ۲۱۰۰ مگاهرتز و مانند دفعه قبل به کمک دو تضعیف کننده انجام شد. اما بهره کمتر از ۱۰- dB بود. سپس با این فرض که شاید حساسیت تحلیل گر شبکه با وجود دو تضعیف کننده پایین می آید، فقط از یک تضعیف کننده استفاده شد. اما نتیجه باز هم حدود ۱۰- dB بود. با توجه به تجربه قبلی شک اصلی به ترانزیستور بود، بنابراین ترانزیستور تعویض شد اما نتیجه تغییری نکرد. همچنین چون نقطه کار بعد از نصب همه قطعات و متصل کردن کانکتورها و تبدیل ها (SMA به N)، تغییر کرده بود، دوباره مقاومت بیس تغییر داده شد که مشاهده شد با همان ۱۶ کیلو اهم می توان تقریباً به نقطه کار مورد نظر (یعنی $V_{ce}=3\text{ v}$ و $I_c=15\text{ mA}$) رسید البته با منبع تغذیه ۷ ولتی. اما بعد از این تغییر هم نتیجه اندازه گیری S_{21} همچنان حدود ۱۰- dB باقی ماند. البته S_{12} کمتر از ۲۰- dB و مقدار مطلوبی بود. شکل (پ-۱) S_{21} و شکل (پ-۲) S_{12} را نشان می دهند.



شکل (پ-۱) S21 اندازه گیری شده برای دومین نمونه ساخته شده از تقویت کننده پیشنهادی



شکل (پ-۲) S12 اندازه گیری شده برای دومین نمونه ساخته شده از تقویت کننده پیشنهادی

با توجه به وجود اختلاف بین بهره این مدار با نمونه اول، سایر پارامترها اندازه گیری نشدند. حساسیت بالای ترانزیستور BFP740 به نظر می رسد دلیل اصلی این تغییر در پاسخ باشد. همچنین در اختیار نداشتن ابزار حرفه ای لحیم کاری SMD می تواند باعث صدمه دیدن این قطعات در حین لحیم کاری با ابزار معمولی شود که می تواند در نتیجه نهایی مدار تاثیرگذار باشد.

- [1] Application note: ZKL-2R5 coaxial amplifier, by Mini-Circuits
- [2] M. K. Salama and A. M. Soliman (2009), "Low-voltage low-power CMOS RF low noise amplifier," *AEU - International Journal of Electronics and Communications*, vol. 63, pp. 478-482.
- [3] W. Sanghyun, K. Woonyun, L. Chang-Ho, K. Hyoungsoo, and J. Laskar (2012), "A Wideband Low-Power CMOS LNA With Positive-Negative Feedback for Noise, Gain, and Linearity Optimization," *IEEE Transactions on Microwave Theory and Techniques* vol. 60, pp. 3169-3178.
- [4] L. Hua-Chin, W. Chao-Shiun, and W. Chorng-Kuang (2012), "A 0.2-2.6 GHz Wideband Noise-Reduction Gm-Boosted LNA," *IEEE Microwave and Wireless Components Letters*, vol. 22, pp. 269-271.
- [5] S. Arshad, F. Zafar, R. Ramzan, and Q. Wahab (2013), "Wideband and multiband CMOS LNAs: State-of-the-art and future prospects," *Microelectronics Journal*, vol. 44, pp. 774-786.
- [6] David M. Pozar (2011), *Microwave Engineering*, 4th ed, JohnWiley & Sons, Inc., United States of America.
- [7] Behzad Razavi (2012), *RF Microelectronics*, 2th ed, Prentice hall, United States of America.
- [8] Guillermo Gonzalez (1997), *Microwave Transistor Amplifiers analysis and design*, 2th ed, Prentice hall, United States of America.
- [9] S. S. Mohan, M. D. M. Hershenson, S. P. Boyd, and T. H. Lee (2000), "Bandwidth extension in CMOS with optimized on-chip inductors," *IEEE Journal of Solid-State Circuits*, vol. 35, pp. 346-355.
- [10] O. Yong-Hun and L. Sang-Gug (2004), "An inductance enhancement technique and its application to a shunt-peaked 2.5 Gb/s trans impedance amplifier design," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 51, pp. 624-628.
- [11] Behzad Razavi (2006), *Fundamental of microelectronics*, preview edition.
- [12] A. I. A. Galal, R. K. Pokharel, H. Kanay, and K. Yoshida (2010), "Ultra-wideband low noise amplifier with shunt resistive feedback in 0.18um CMOS process," in *2010 Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF)*, , pp. 33-36.

- [13] M. Khurram and S. M. Rezaul Hasan (2011), "Novel analysis and optimization of gm-boosted common-gate UWB LNA," *Microelectronics Journal*, vol. 42, pp. 253-264.
- [14] Z. Heng, F. Xiaohua, and E. S. Sinencio (2009), "A Low-Power, Linearized, Ultra-Wideband LNA Design Technique," *IEEE Journal of Solid-State Circuits*, vol. 44, pp. 320-330.
- [15] C. Ding, W. Zhang, D. Jin, H. Xie, P. Shen, and L. Chen (2013), "A novel low power UWB cascode SiGe BiCMOS LNA with current reuse and zero-pole cancellation," *AEU - International Journal of Electronics and Communications*, vol. 67, pp. 323-328.
- [16] A. Jamalkhah and A. Hakimi (2013), "An ultra-wideband common gate LNA with gm boosted and noise cancelling techniques," in 21st Iranian Conference on Electrical Engineering (ICEE), pp. 1-5.
- [17] A. Salleh, K. S. Yong, M. Z. A. Abd Aziz, M. H. Misran, and N. R. Mohamad (2013), "Design of Low Power Wideband Low Noise Amplifier for Software Defined Radio at 100 MHz to 1 GHz," *Procedia Engineering*, vol. 53, pp. 368-375.
- [18] Pimentel, H.L.A.; Bampi, S. (2012), "A 50MHz-1GHz wideband low noise amplifier in 130nm CMOS technology," 25th Symposium on Integrated Circuits and Systems Design (SBCCI), pp.1,6, Aug. 30 2012-Sept 2 2012.
- [19] A. F. Osman and N. M. Noh (2012), "Wideband LNA design for SDR radio using balanced amplifier topology," in 2012 4th Asia Symposium on Quality Electronic Design (ASQED), pp. 86-90.
- [20] S. Kim et al. (2007), "High-Gain Wideband CMOS Low Noise Amplifier with Two-Stage Cascode and Simplified Chebyshev Filter," *ETRI J.*, vol. 29, no. 5, Oct pp. 670-672.
- [21] B. Mesgari, S. Saeedi, and A. Jannesari (2014), "A wideband low noise distributed amplifier with active termination," in 2014 7th International Symposium on Telecommunications (IST), pp. 170-174.
- [22] Technical note: "Network analyzer basics", by Agilent Technologies
- [23] Application note: "In-fixture Microstrip Device Measurements Using TRL* Calibration ", by Keysight Technologies
- [24] Product Note 8510-8A, "Agilent Network Analysis Applying the 8510 TRL Calibration for Non-Coaxial Measurements", by Agilent Technologies

- [25] Application note: "Designing and Characterizing TRL fixture calibration standards for device modeling", by California Eastern Laboratories
- [26] Application note-874, "Using the TRL Calibration Board for the F0480 Matched Broadband RF VGA", by Integrated Device Technology
- [27] Application Note 1364-1, "Agilent De-embedding and Embedding S-Parameter Networks Using a Vector Network Analyzer", by Agilent Technologies
- [28] Application Note 1293, " A Comparison of Various Bipolar Transistor Biasing Circuits ", by Agilent Technologies
- [29] "Basics of Design, investigating inductor requirements for power and RF/Microwave designs" (2014), electronic design, Penton media, inc.
- [30] Circuit designer's notebooks, "Effective capacitance vs. frequency", American Technical Ceramics, pp 8

Abstract:

In this thesis different steps in design, simulation, implementation and measurement of a low noise amplifier (LNA) within the band [100MHz-2.5GHz] are presented. The amplifier is implemented with discrete element (SMD) on printed circuit board. It is designed as a single stage amplifier using bipolar junction transistor. A resistive-inductive Negative feedback is used to increase the gain flatness and stability. To improve input matching a series inductor and parallel capacitor were use as a matching network. Bias-T was used to provide required DC operating point voltages and currents for the base and the collector. ADS software was used for simulations and the implemented circuit was measured with a network analyzer. Following results was achieved by simulation: the power gain of designed WLNA was 17.8 dB with 0.7 dB ripple and the noise figure was better than 1.2 dB. Also input return loss was lower than -11 dB in simulation. The results of measurement were different from the simulation results. Maximum power gain was 10 dB and it was zero at upper frequencies of bandwidth. Measured return loss was lower than -29 dB at about 2100 MHz but it was worse than simulation results at lower frequency of bandwidth.

The concept of network analyzer calibration and de-embedding was discussed in detail in one chapter. Also, some experiments were designed and performed using network analyzer to measure the scattering parameters of single transistor.

Keywords: Low noise amplifier, Wideband, Printed circuit board (PCB), Scattering parameters, Network analyzer, Calibration, De-embedding



Shahrood University of Technology

Kharazmi Pardis

Design and Implementation of a Wideband Low Noise Amplifier

Saleh Rahimi Sharbaf moghaddas

Supervisor:

Dr. Sasan Naseh

February 2016